

平成18年度 (3年生後期)

# 実験実習

Experiments in Electrical Engineering

— 電子系の実験指導書 —

秋田工業高等専門学校 電気情報工学科

作成日 2006年10月09日  
作成者 山本昌志

# 目次

<b>実験テーマ 1 電源回路</b>	<b>1</b>
1 目的	1
2 原理	1
2.1 整流回路	1
2.2 平滑回路	1
2.2.1 コンデンサー入力型平滑回路	2
2.2.2 チョーク入力型平滑回路	2
2.2.3 平滑回路とろ波回路	3
3 実験方法	3
3.1 機材と注意事項	3
3.2 単相半波整流回路	5
3.2.1 波形観測 (半波整流回路)	5
3.2.2 平滑回路 I の特性 (半波整流波形入力)	5
3.2.3 平滑回路 II の特性 (半波整流波形入力)	6
3.3 単相全波整流回路	7
3.3.1 波形観測 (全波整流回路)	7
3.3.2 平滑回路 I の特性 (全波整流波形入力)	8
3.3.3 平滑回路 II の特性 (全波整流波形入力)	9
3.3.4 平滑回路 III の特性 (全波整流波形入力)	10
3.4 単相ブリッジ整流回路	11
3.4.1 波形観測 (ブリッジ整流回路)	11
4 結果	12
4.1 表の書き方	12
4.2 グラフの書き方	13
4.2.1 波形	13
4.2.2 平滑回路の特性	14
5 考察課題	14
<b>実験テーマ 2 発振回路</b>	<b>15</b>
1 目的	15
2 原理	15
2.1 基本	15
2.2 CR 発振回路	16

<b>3</b>	<b>実験方法</b>	<b>18</b>
3.1	基本特性の測定	19
3.1.1	発振周波数の測定	19
3.1.2	増幅度の測定	19
3.2	位相差の測定 (リサージュの図形を用いる)	21
3.3	位相差の測定 (オシロスコープの時間軸を用いる)	22
3.4	入出力特性	22
<b>4</b>	<b>考察課題</b>	<b>23</b>
<b>5</b>	<b>参考</b>	<b>24</b>
 <b>実験テーマ3 H8 マイコン実験 II</b>		<b>25</b>
<b>1</b>	<b>目的</b>	<b>25</b>
<b>2</b>	<b>原理</b>	<b>25</b>
<b>3</b>	<b>実験方法</b>	<b>25</b>
3.1	実験の準備	25
3.2	アセンブラ実習	26
3.2.1	LEDの点灯実験	26
3.2.2	LEDの点滅実験	27
3.2.3	加算の実験	28
<b>4</b>	<b>実験結果と考察のまとめ方</b>	<b>29</b>
<b>5</b>	<b>考察課題</b>	<b>29</b>
 <b>実験テーマ4 基礎論理回路 II</b>		<b>30</b>
<b>1</b>	<b>目的</b>	<b>30</b>
<b>2</b>	<b>原理と実験方法</b>	<b>30</b>
2.1	論理回路実習装置 (ITF-02) を用いた実験	30
2.1.1	半加算器と全加算器の実習	30
2.1.2	エンコーダ (encoder) の実習	33
2.1.3	デコーダ (decoder) の実習	36
2.2	論理回路実習装置 (ITF-07) を用いた実験	38
2.2.1	累算器を用いた加算回路の実習	38
2.2.2	加算回路と補数器を用いた減算回路の実習	42
<b>3</b>	<b>考察課題</b>	<b>46</b>
 <b>実験テーマ5 10進2桁カウンタの製作</b>		<b>47</b>
<b>1</b>	<b>目的</b>	<b>47</b>

<b>2</b>	<b>原理</b>	<b>47</b>
2.1	デジタル IC の種類 . . . . .	47
2.2	フリップフロップ . . . . .	47
2.2.1	RS FF . . . . .	48
2.2.2	JK FF . . . . .	48
<b>3</b>	<b>実験方法</b>	<b>51</b>
3.1	10進2桁カウンターの製作 . . . . .	51
3.2	注意 . . . . .	52
3.2.1	ハンダ付けのコツ . . . . .	52
<b>4</b>	<b>考察課題</b>	<b>52</b>
<b>5</b>	<b>参考資料</b>	<b>53</b>

## 諸注意

以下、注意事項を箇条書きするので、厳守すること。

### 1. 実験時の服装など

- 実験室で定められた服装を着用すること。
- 履物は、内履き用ズック靴とする。

### 2. 実験ノート

- A4の実験ノートを用意すること。ルーズリーフは不可である。
- 実験ノートへの記述は、ボールペンあるいは万年筆とする。鉛筆は不可である。

### 3. レポートの提出

- 次回の実験日の AM8:45 までとする。それ以降に提出したものは、減点の対象とする。再提出のレポートは、1 週間以内に指摘箇所を修正し、提出すること。
- 前期あるいは後期の最後の実験の場合は、その 1 週間後とする。
- 提出期限に遅れたものは、減点とする。
- 未提出のレポートがある場合は、単位を与えられないので注意すること。
- たとえ実験を休んでいても、同じ班のメンバーにデータをもらい、レポートとして提出すること。
- 提出先は、担当教官のレポート入れとする。

### 4. レポートの再提出

- 内容に不足があるものはレポートの再提出を課す。この場合、提出遅延の減点は課さない。したがって、完成していなくても期限内に提出することは重要である。
- 再提出の期限は、再提出を言い渡された 1 週間以内とする。

### 5. レポートの書き方

- 手書き、パソコンのプリントアウト (ワープロ)、どちらで書いても OK とする。
- ただし、手書きの場合はボールペンもしくは万年筆で書くこと。
- 自宅にワープロが無い場合は、情報教育ルームのパソコンを使うのが良いであろう。
- 実験プリントに記述されている以下の内容をレポートにまとめること。
  - － 目的
  - － 原理
  - － 実験方法
  - － 結果

- \* 実験結果は，図やグラフあるいは表を用いて，具体的に文章で説明すること．図やグラフを説明なしで載せただけでは，科学的な報告書とは言えない．
- － 考察
  - \* 実験結果から考えられること，理論と実験結果の比較等を文章で書く．あるいは，実験目的に対しての考察を記述するのもよいであろう．
- － 考察課題
  - \* 課題は結論に至るまでの過程を文章で記述すること．図や表を用いて分かりやすく書くことに努めよ．
- － 感想
- － 参考文献
- レポートの表紙は電気工学科標準のものとする．ただし，同一のものをワープロで作成しても良い．

## 6. その他

- 実験に関する資料は，web([www.ipc.akita-nct.ac.jp/yamamoto/](http://www.ipc.akita-nct.ac.jp/yamamoto/)) に載せてある．必要に応じて参考にするとよいであろう．

# 実験テーマ 1

## 電源回路

### 1 目的

交流から直流に変換する電源回路の基礎を学習する．そのために，交流を直流にする整流回路，整流波形から脈動分を除去する平滑回路の動作を調べる．

### 2 原理

一般に，電源回路はトランスと整流回路，平滑回路を用いて構成する．以降，整流回路と平滑回路について簡単に説明する．

#### 2.1 整流回路

単相交流の整流回路には，整流素子の接続の仕方によって多くの回路がある．その代表的なものとして，単相半波整流回路 (図 1) や単相全波整流回路 (図 2)，単相ブリッジ整流回路 (3) がある．

単相半端整流回路では，変圧器二次側電圧が負の半波の間は負荷には電流が流れないため，脈動が大きい．そのため，直流電源として使うためには，平滑回路を用いて脈動を取り除く必要がある．

単相全波整流回路では，変圧器の二次側巻線の中性点を利用することによって，負の半波の間はもう一方の整流素子を通して負荷に電流が流れる仕組みになっている．この場合にも脈動分を小さくするため，実際には平滑回路を通して使用する．

図 3 の全波整流回路では整流素子を 2 個用いて全波整流を実現しているが，これでは変圧器の利用効率が悪い (半波毎に交互に半分ずつしか利用していない)．そこで，図 3 のように整流素子 4 個をブリッジ状に接続することによって変圧器の利用効率を改善する回路が大電力用の単相全波整流回路として用いられる．

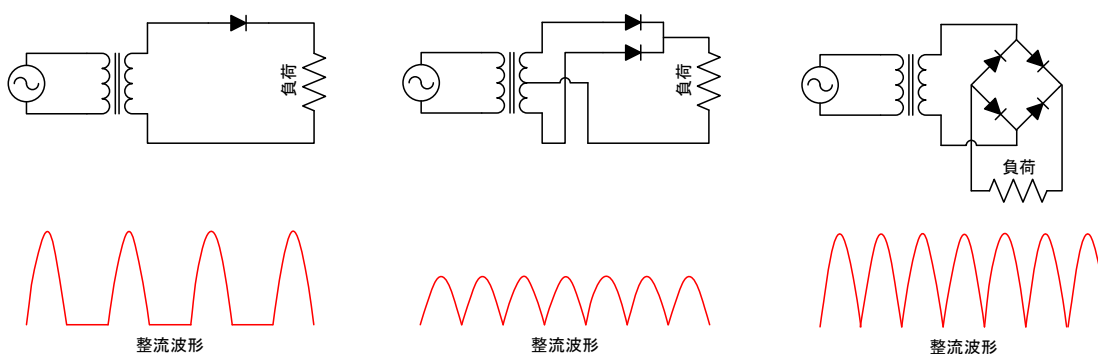


図 1: 単相半波整流回路

図 2: 単相全波整流回路

図 3: ブリッジ整流回路

#### 2.2 平滑回路

整流された出力電圧には直流分のほかに多くの脈動分が含まれるので，このままでは直流とはみなせない．より完全な直流電圧とするためには，整流出力に含まれている脈動分を除去する必要がある．一般には，コンデンサーやチョークコイルを用いた平滑回路回路によって，脈動分を除去する．

平滑回路には，図 4 に示すコンデンサー入力型と図 5 に示すチョーク入力型がある．

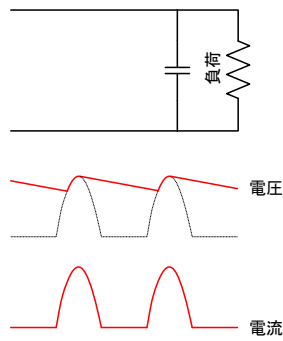


図 4: コンデンサー入力形平滑回路

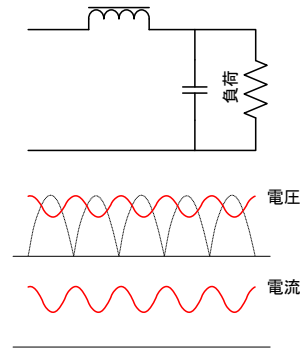


図 5: チョーク入力形平滑回路

### 2.2.1 コンデンサー入力型平滑回路

図 6 が半波整流回路にコンデンサー入力型平滑回路を接続した例である．図 7 はその出力波形である．図中の， $R_l$  は負荷抵抗， $V_a$  は交流入力（平滑回路に対して）， $V_{am}$  はその最大値である．

いま，電源とダイオードの抵抗を無視すれば，コンデンサー  $C$  はダイオードの導通時に  $V_{am}$  まで充電され，その後，交流入力の瞬時値が  $V_{am}$  より小さくなり，ダイオードが非導通になると  $C$  は  $R_l$  を通して，回路の時定数にしたがって放電を開始する．この状態は，交流入力の瞬時値が再び上昇してコンデンサーの端子電圧より高くなるまで続く．このようにして，コンデンサーの充放電が繰り返される．

なお，全波整流の場合も，放電時の周期が半分になるだけで，平滑の仕組みは半波整流の場合とまったく同様である．

この平滑回路は軽負荷の場合には交流入力の最大値  $V_{am}$  近くまでの直流が得られる利点があるが，負荷に対する電圧変動率がやや大きいという欠点もある．

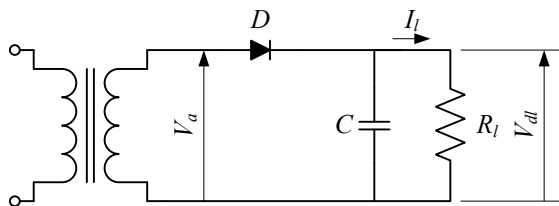


図 6: コンデンサー入力形平滑回路

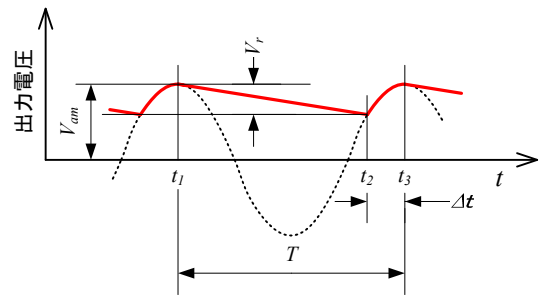


図 7: コンデンサー入力回路の出力波形

### 2.2.2 チョーク入力型平滑回路

チョーク入力型平滑回路を図 8 に示す．この場合には，交流入力（整流出力）中の基本波および高調波分は直列の高インピーダンス ( $i\omega L$ ) によって阻止された後，並列の低インピーダンス ( $1/i\omega C$ ) で短絡されて，負荷にはほとんど流れない．また，コイルの抵抗は小さいので，このための電圧降下は極めて小さい．

図 9 にチョーク入力型平滑回路の出力特性を示す．この図では，出力電圧は出力電流がある値を超えると変化が極めて小さくなっている．すなわち，臨界点を超えるとチョークコイルに流れる電流の直流成分が交流分（リップル）を上回り，そのためチョークコイルには電流が連続して流れ，決してゼロになることはな



い．ところが，臨界点に達するまでは交流分のほうが直流分を上回るので，チョークコイルを流れる電流が不連続になってしまうのである．

したがって，半波整流のようにチョークコイルに流れる電流が半周期毎に切れ目を生じる場合は，電源抵抗が大きくなって電源回路としては適さない．全波整流の場合には，この切れ目が生じないので，チョーク入力型平滑回路は全波整流の場合にのみ使用できるといえる．

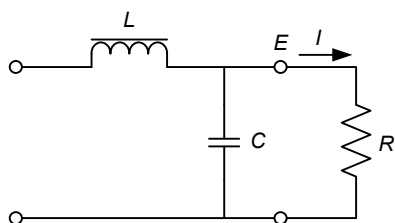


図 8: チョーク入力形平滑回路

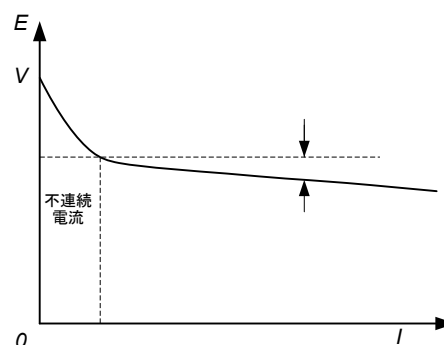
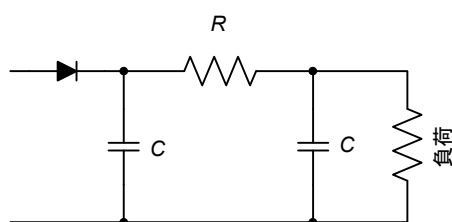


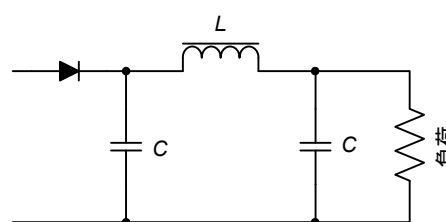
図 9: チョーク入力形平滑回路の出力特性

### 2.2.3 平滑回路とろ波回路

平滑回路だけでは脈動分の除去は不十分であるので，さらに図 10 に示すような RC フィルターや LC フィルター—ろ波回路—を接続して脈動分を除去する．この場合，ろ波回路は一般に平滑回路に含められて考えられ，両者の区別はない．



(a) RCフィルター



(b) LCフィルター

図 10: 平滑回路とろ波回路

## 3 実験方法

### 3.1 機材と注意事項

交流を直流に変換する実験には，表 1 に示す機材と用いる．

表 1: 電源回路の実験に使う機器

装置	メーカー	型番	仕様	台数
電源パネル			1	
オシロスコープ	KENWOOD	CS-5270		1
すべり抵抗器			750[Ω]	1
交流電圧計			50[V]	1
交流電圧計			100[V]	1
直流電圧計			100[V]	1
直流電流計			1[A]	1

ここでの実験を行う場合、以下の注意事項を守ること。

- 実験に用いる「電源パネル」には、大別して以下に示す三つの回路が組み込まれている。
  - 单相全波整流回路。この回路のダイオードを 1 個、取り除くと单相半波整流になる。
  - 单相ブリッジ整流回路
  - ツェナーダイオードを用いた安定化回路
- 各測定器は必ずゼロ調整を行ってから使用すること。
- ダイオードや変圧器に過大な電流を流さないこと。負荷に流すことができる最大電流は以下のとおりである。
 

(ア)	負荷接続端子 TB01 では、	0.6[A]
	ただし、单相半波で使用する場合は	0.25[A]
(イ)	負荷接続端子 TB03 でも	(ア)と同じ
(ウ)	負荷接続端子 TB05 では	0.06[A]
- すべり抵抗器(負荷抵抗)を短絡しないよう、十分注意して加減すること。
- 実験終了後は、C01～C07(電解コンデンサー)の両側の電圧を測定し、電圧がゼロであることを確認すること。もし、ゼロでない場合には、コンデンサーの両側を数百オームの抵抗で短絡し、確実に放電させてゼロにすること。
- 以降の説明では、コンデンサー入力型平滑回路はる波回路をも含めて図 11 のように区別している。

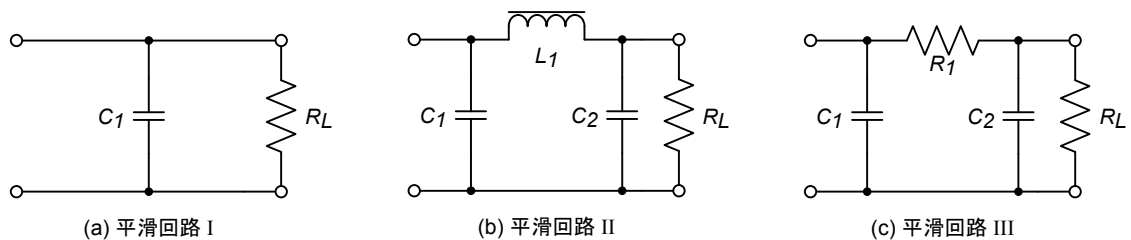


図 11: コンデンサー入力型平滑回路の区分

## 3.2 単相半波整流回路

### 3.2.1 波形観測 (半波整流回路)

半波整流回路の波形観測の実験を行う。手順は、以下のとおりである。

1. 図 12 に示す回路を作成する。
  - 半波整流回路にするために、ダイオード CR02 を取り外す。
  - TP03 と TP04, TP05 と TP06, TP13 と TP26, TP12 と TP25 を接続する。
  - スイッチ S02 は (2) 側, S03 は (1) 側, SW は (1) 側へ入れる。
  - $V_1$  を観測するために交流電圧計を接続する。
  - $V_a$  を観測するために交流電圧計を接続する。
  - $V_R$  の平均電圧を観測するために直流電圧計を接続する。
  - $V_R$  のリップル波形を観測するためにオシロスコープを接続する。
2. すべり抵抗器 SR を最大にして、電源スイッチ S01 を ON にする。
3. スライダックを調整して TP1 と TP02 間の電圧を 100[V] とし、そのときの二次出力電圧  $V_a$  を交流電圧計で読む。
4. オシロスコープで整流波形を観測し、図を描く。また、その波形より電圧の最大値  $V_m$ 、周期  $T$  を観測し記録する。さらに、直流電圧計により、 $V_R$  の平均値  $V_d$  を読み取って、 $V_a$  と共に表 2 に記録する。

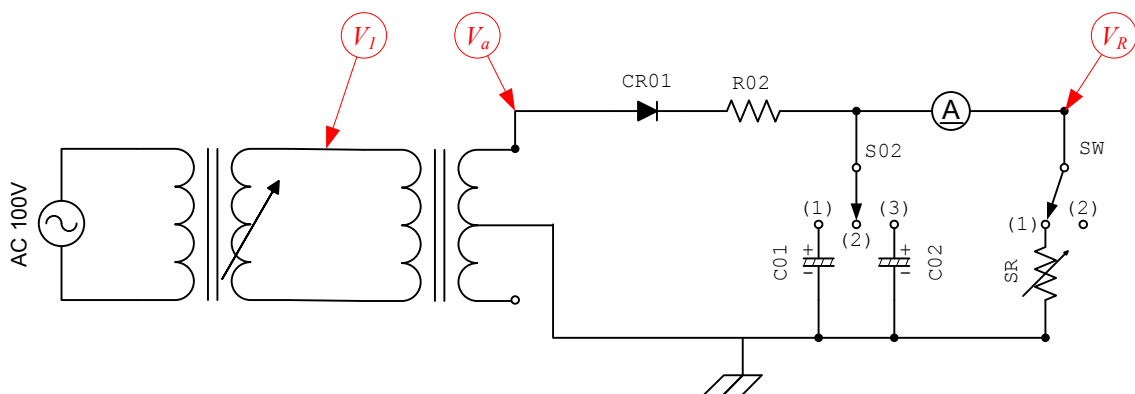


図 12: 単相半波整流回路の波形観測

### 3.2.2 平滑回路 I の特性 (半波整流波形入力)

図 13 に示す直流電源回路の平滑特性を観測する。以下に従い、回路の特性の測定を行う。

1. 測定回路を作成する。
  - 前の実験 (波形観測) の回路と変わるのは、スイッチ S02 を (1) 側にするだけ。
  - スイッチ S02 を切り換えることにより、コンデンサーの容量を変化させ、リップルの様子を観測する。

- 予め，平滑回路のコンデンサの容量を記録しておくこと．
2. すべり抵抗器 SR を最大にして，電源スイッチ S01 を ON にする．
  3. スライダックを調整して TP01 と TP02 間の電圧を 100[V] とする．
  4. オシロスコープでリップル波形を観測し，図に描く．
  5. スイッチ SW を (2) 側にして，負荷電流  $I_d$  がゼロの時の直流電圧  $V_{d0}$ ，オシロスコープでリップル電圧  $e_{pv}$  を読み，記録する．
  6. 次にスイッチ SW を (1) 側にして，すべり抵抗器 SR により負荷電流  $I_d$  を 20[mA] きざみで，最大 200[mA] まで漸次増大させ， $I_d$  に対する  $V_d$  および  $e_{pv}$  を読み，記録する．
  7. 次式により，リップル電圧の実効値およびリップル含有率を求める．

- 波形が三角波またはのこぎり波の場合の電圧の実効値  $|E|$  は

$$|E| = \frac{e_{pv}}{2\sqrt{3}} \quad (1)$$

である．

- リップル含有率は，

$$\delta = \frac{|E|}{V_d} \times 100 \quad [\%] \quad (2)$$

となる．

8. 結果を表 3 の形式にまとめる．
9. スイッチ S02 を (3) 側に切り換えて，4.~8. と同様の実験を行う．

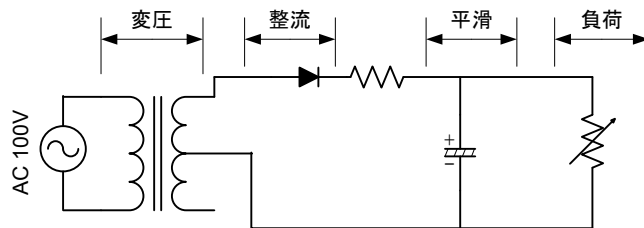


図 13: 半波整流回路の場合の平滑回路 I の特性観測

### 3.2.3 平滑回路 II の特性 (半波整流波形入力)

図 11 に示したコンデンサとチョークコイルからなる平滑回路の特性を観測する．入力は，単相半波整流とする．以下に従い，回路の特性の測定を行う．

1. 図 14 の測定回路を作成する．
  - 半波整流にするために，ダイオード CR02 を取り外す．
  - TP03 と TP04，TP05 と TP06，TP13 と TP26，TP12 と TB25 を接続する．
  - スイッチ S02 は (1) 側，S03 は (2) 側，S04 は (3) 側，SW は (1) 側へ入れる．

2. すべり抵抗器 SR を最大にして，電源スイッチ S01 を ON にする．
3. スライダックを調整して TP01 と TP02 間の電圧を 100[V] とする．
4. オシロスコープでリップル波形を観測し，図に描く．
5. スイッチ SW を (2) 側にして，負荷電流  $I_d$  がゼロの時の直流電圧  $V_{d0}$ ，リップル電圧  $e_{pv}$  を読み，記録する．  
次にスイッチ SW を (1) 側にして，すべり抵抗器 SR により負荷電流  $I_d$  を 20[mA] きざみに 200[mA] まで漸次増大させ， $I_d$  に対する  $V_d$  および  $e_{pv}$  を読み，記録する．
6. 次式により，リップル電圧の実効値およびリップル含有率を求める．

- リップル波形はほぼ正弦波に近いので，電圧の実効値  $|E|$  は

$$|E| = \frac{e_{pv}}{2\sqrt{2}} \quad (3)$$

である．

- リップル含有率は，

$$\delta = \frac{|E|}{V_d} \times 100 \quad [\%] \quad (4)$$

となる．

7. 結果を表 4 の形式にまとめる．

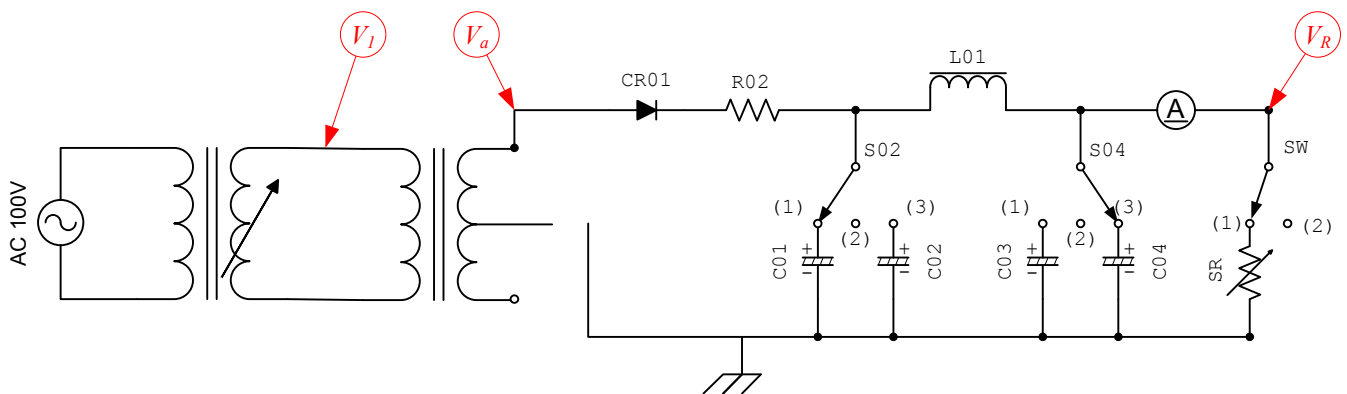


図 14: 半波整流回路の場合の平滑回路 II の特性観測

### 3.3 単相全波整流回路

#### 3.3.1 波形観測 (全波整流回路)

以下に従い，単相全波整流回路の波形観測を行う．

1. 図 15 に示す回路を作成する．
  - ダイオード CR02 を取り付ける．
  - TP03 と TP04，TP05 と TP06，TP13 と TP26，TP12 と TP25 を接続する．

- スイッチ S02 は (2) 側，SW は (1) 側へ入れる．S03 は (1) 側にして，対応する端子を導線で接続する．
  - $V_I$  を観測するために交流電圧計を接続する．
  - $V_a$  を観測するために交流電圧計を接続する．
  - $V_R$  の平均電圧を観測するために直流電圧計を接続する．
  - $V_R$  のリップル波形を観測するためにオシロスコープを接続する．
2. すべり抵抗器 SR を最大にして，電源スイッチ S01 を ON にする．
  3. スライダックを調整して TP1 と TP02 間の電圧を 100[V] とし，そのときの二次出力電圧  $V_a$  を交流電圧計で読む．
  4. オシロスコープで整流波形を観測し，図を描く．また，その波形より電圧の最大値  $V_m$ ，周期  $T$  を観測し記録する．さらに，直流電圧計により， $V_R$  の平均値  $V_d$  を読み取って， $V_a$  と共に表 2 に記録する．

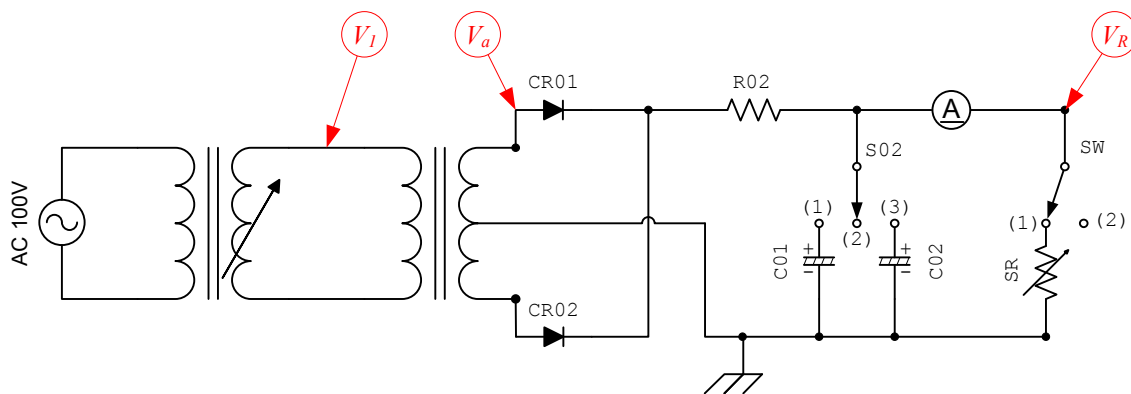


図 15: 単相全波整流回路の波形観測

### 3.3.2 平滑回路 I の特性 (全波整流波形入力)

図 16 に示す直流電源回路の平滑特性を観測する．以下に従い，回路の特性の測定を行う．

1. 測定回路を作成する．
  - 前の実験 (波形観測) の回路と変わるのは，スイッチ S02 を (1) 側にするだけ．
  - スイッチ S02 を切り換えることにより，コンデンサーの容量を変化させ，リップルの様子を観測する．
  - 予め，平滑回路のコンデンサーの容量を記録しておくこと．
2. すべり抵抗器 SR を最大にして，電源スイッチ S01 を ON にする．
3. スライダックを調整して TP01 と TP02 間の電圧を 100[V] とする．
4. オシロスコープでリップル波形を観測し，図に描く．
5. スイッチ SW を (2) 側にして，負荷電流  $I_d$  がゼロの時の直流電圧  $V_{d0}$ ，オシロスコープでリップル電圧  $e_{pv}$  を読み，記録する．

6. 次にスイッチ SW を (1) 側にして、すべり抵抗器 SR により負荷電流  $I_d$  を 20[mA] きざみで最大 200[mA] まで漸次増大させ、 $I_d$  に対する  $V_d$  および  $e_{pv}$  を読み、記録する。

7. 次式により、リップル電圧の実効値およびリップル含有率を求める。

- 波形が三角波またはのこぎり波の場合の電圧の実効値  $|E|$  は

$$|E| = \frac{e_{pv}}{2\sqrt{3}} \quad (5)$$

である。

- リップル含有率は、

$$\delta = \frac{|E|}{V_d} \times 100 \quad [\%] \quad (6)$$

となる。

8. 結果を表 3 の形式にまとめる。

9. スイッチ S02 を (3) 側に切り換えて、4.~8. と同様の実験を行う。

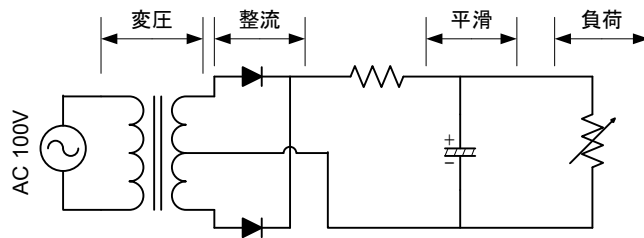


図 16: 全波整流回路の場合の平滑回路 I の特性観測

### 3.3.3 平滑回路 II の特性 (全波整流波形入力)

図 11 に示したコンデンサーとチョークコイルからなる平滑回路の特性を観測する。入力は、単相全波整流とする。以下に従い、回路の特性の測定を行う。

1. 図 17 の測定回路を作成する。

- TP03 と TP04, TP05 と TP06, TP13 と TP26, TP12 と TB25 を接続する。
- スイッチ S02 は (1) 側, S03 は (2) 側, S04 は (3) 側, SW は (1) 側へ入れる。

2. すべり抵抗器 SR を最大にして、電源スイッチ S01 を ON にする。

3. スライダックを調整して TP01 と TP02 間の電圧を 100[V] とする。

4. オシロスコープでリップル波形を観測し、図に描く。

5. スイッチ SW を (2) 側にして、負荷電流  $I_d$  がゼロの時の直流電圧  $V_{d0}$ 、リップル電圧  $e_{pv}$  を読み、記録する。

次にスイッチ SW を (1) 側にして、すべり抵抗器 SR により負荷電流  $I_d$  を 20[mA] きざみに 200[mA] まで漸次増大させ、 $I_d$  に対する  $V_d$  および  $e_{pv}$  を読み、記録する。

6. 次式により，リップル電圧の実効値およびリップル含有率を求める．

- リップル波形はほぼ正弦波に近いので，電圧の実効値  $|E|$  は

$$|E| = \frac{e_{pv}}{2\sqrt{2}} \quad (7)$$

である．

- リップル含有率は，

$$\delta = \frac{|E|}{V_d} \times 100 \quad [\%] \quad (8)$$

となる．

7. 結果を表 4 の形式にまとめる．

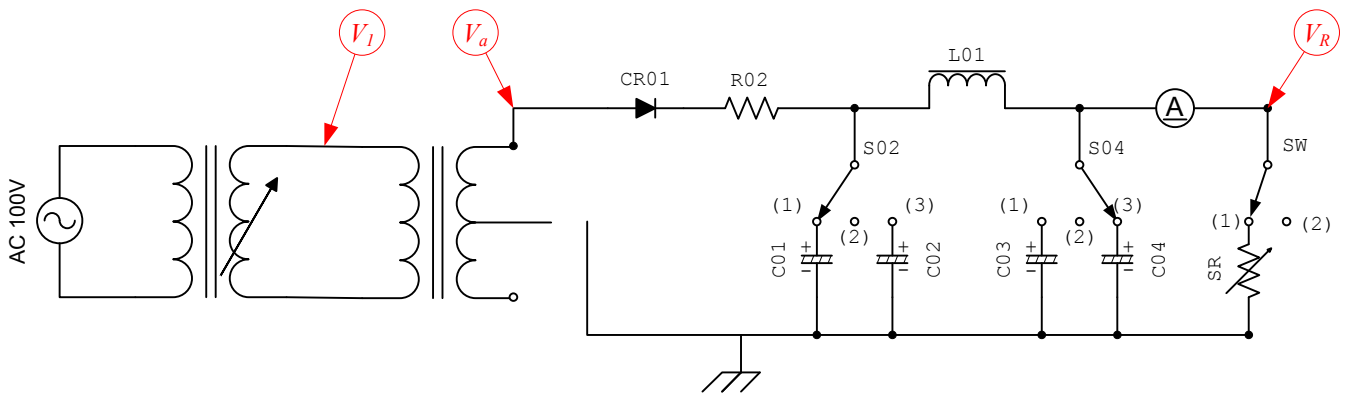


図 17: 全波整流回路の場合の平滑回路 II の特性観測

### 3.3.4 平滑回路 III の特性 (全波整流波形入力)

図 11 に示したコンデンサーと抵抗からなる平滑回路の特性を観測する．入力は，単相全波整流とする．以下に従い，回路の特性の測定を行う．

1. 図 18 の測定回路を作成する．前の実験回路と異なる部分を以下に示す．
  - スイッチ S03 を (1) 側に入れる．
  - ホーロー抵抗 R04 を取り外し，チョークコイルの位置に取り付ける．
  - スイッチ S02 は (1) 側，S04 は (1) 側に入れる．
2. すべり抵抗器 SR を最大にして，電源スイッチ S01 を ON にする．
3. スライダックを調整して TP01 と TP02 間の電圧を 100[V] とする．
4. オシロスコープでリップル波形を観測し，図に描く．
5. スイッチ SW を (2) 側にして，負荷電流  $I_d$  がゼロの時の直流電圧  $V_{d0}$ ，リップル電圧  $e_{pv}$  を読み，記録する．



6. 次にスイッチ SW を (1) 側にして、すべり抵抗器 SR により負荷電流  $I_d$  を 20[mA] きざみに 200[mA] まで漸次増大させ、 $I_d$  に対する  $V_d$  および  $e_{pv}$  を読み、記録する。

7. 次式により、リップル電圧の実効値およびリップル含有率を求める。

- リップル波形はほぼ正弦波に近いので、電圧の実効値  $|E|$  は

$$|E| = \frac{e_{pv}}{2\sqrt{2}} \quad (9)$$

である。

- リップル含有率は、

$$\delta = \frac{|E|}{V_d} \times 100 \quad [\%] \quad (10)$$

となる。

8. 結果を表 5 の形式にまとめる。

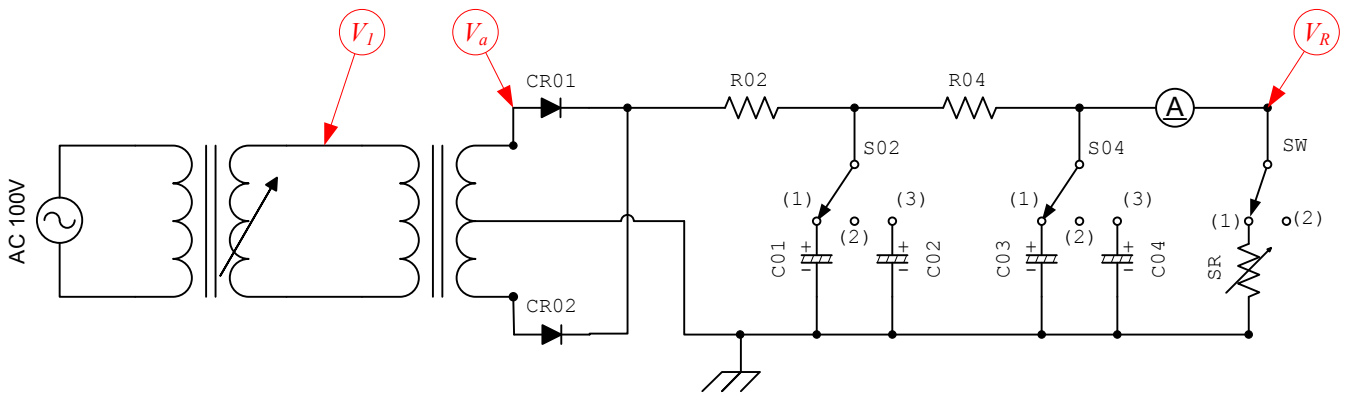


図 18: 全波整流回路の場合の平滑回路 III の特性観測

### 3.4 単相ブリッジ整流回路

#### 3.4.1 波形観測 (ブリッジ整流回路)

以下に従い、ブリッジ整流回路の波形観測を行う。

1. 図 19 に示す回路を作成する。

- ブリッジ整流回路にするために、ダイオード CR03~06 を使う。
- TP03 と TP04, TP05 と TP06 の接続を切り離す。
- TP04 と TP07, TP06 と TP09 を接続する。
- スイッチ S02 は (2) 側, S03 は (1) 側, SW は (1) 側へ入れる。
- $V_1$  を観測するために交流電圧計を接続する。
- $V_a$  を観測するために交流電圧計を接続する。
- $V_R$  の平均電圧を観測するために直流電圧計を接続する。

- $V_R$  のリップル波形を観測するためにオシロスコープを接続する．
2. すべり抵抗器 SR を最大にして，電源スイッチ S01 を ON にする．
  3. スライダックを調整して TP1 と TP02 間の電圧を 100[V] とし，そのときの二次出力電圧  $V_a$  を直流電圧計で読む．
  4. オシロスコープで整流波形を観測し，図を描く．また，その波形より電圧の最大値  $V_m$ ，周期  $T$  を観測し記録する．さらに，直流電圧計により， $V_R$  の平均値  $V_d$  を読み取って， $V_a$  と共に表 2 に記録する．

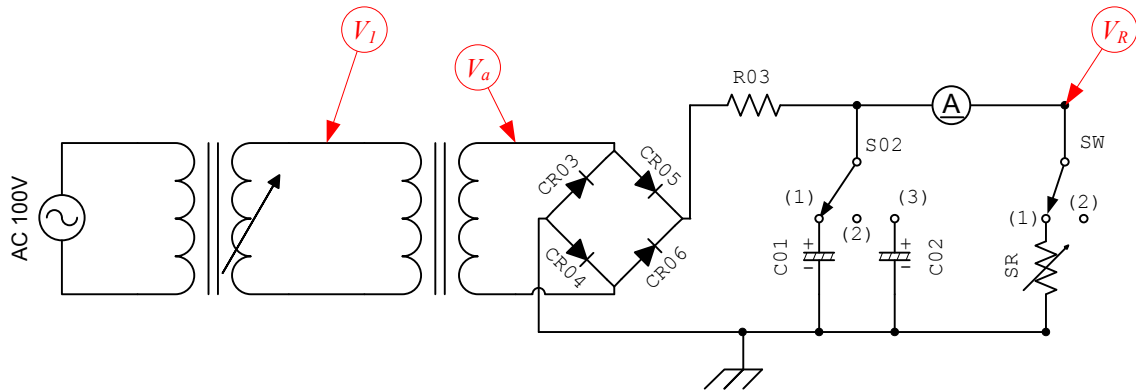


図 19: 単相ブリッジ整流回路の波形観測

## 4 結果

### 4.1 表の書き方

測定結果は，表 2～表 5 に示すようにまとめること．ただし，理論値は書かなくても良い．

表 2: 整流波形の測定結果

二次側出力電圧 実効値 $V_a$ [V]	整流後の出力電圧		周期 $T$ [sec]	周波数 $f = 1/T$ [Hz]	備考
	最大値 $V_m$ [V]	平均値 $V_d$ [V]			
					単相半波整流
					単相全波整流
					単相ブリッジ全波整流

表 3: コンデンサー入力平滑回路 I の特性

平滑用 コンデンサー	出力電流	出力電圧	リップル電圧		リップル含有率	
	平均値	平均値	p-p 値	実効値	測定値	理論値
$C_1[\mu\text{F}]$	$I_0[\text{mA}]$	$V_d[\text{V}]$	$e_{pp}[\text{V}]$	$ E [\text{V}]$	$\delta_e[\%]$	$\delta_t[\%]$
	0					
	20					
	40					
	⋮					
	200					

表 4: コンデンサー入力平滑回路 II の特性

チョーク コイル		平滑用 コンデンサー		出力電流	出力電圧	リップル電圧		リップル含有率	
				平均値	平均値	p-p 値	実効値	測定値	理論値
$L01[\text{H}]$	$r[\Omega]$	$C_1[\mu\text{F}]$	$C_2[\mu\text{F}]$	$I_0[\text{mA}]$	$V_d[\text{V}]$	$e_{pp}[\text{V}]$	$ E [\text{V}]$	$\delta_e[\%]$	$\delta_t[\%]$
				0					
				20					
				40					
				⋮					
				200					

表 5: コンデンサー入力平滑回路 III の特性

フィルター用 抵抗	平滑用 コンデンサー		出力電流	出力電圧	リップル電圧		リップル含有率	
			平均値	平均値	p-p 値	実効値	測定値	理論値
$R[\Omega]$	$C_1[\mu\text{F}]$	$C_2[\mu\text{F}]$	$I_0[\text{mA}]$	$V_d[\text{V}]$	$e_{pp}[\text{V}]$	$ E [\text{V}]$	$\delta_e[\%]$	$\delta_t[\%]$
			0					
			20					
			40					
			⋮					
			200					

## 4.2 グラフの書き方

### 4.2.1 波形

以下の波形をグラフに書くこと。

- 単相半波整流波形

- 単相全波整流波形
- 単相ブリッジ整流波形

#### 4.2.2 平滑回路の特性

コンデンサー入力形平滑回路 [I] の特性について、以下の 2 枚のグラフを作成すること。

- 「出力電流-出力電圧」特性のグラフを作成すること。縦軸を出力電圧、横軸を出力電流として、1 枚のグラフにコンデンサー容量が異なる複数本のプロットを描くこと。
- 「出力電流-リップル含有率」特性のグラフを作成すること。縦軸をリップル含有率、横軸を出力電流として、1 枚のグラフにコンデンサー容量が異なる複数本のプロットを描くこと。

その他の平滑回路については、まとめて以下の 2 枚のグラフを作成すること。

- 「出力電流-出力電圧」特性のグラフを作成すること。縦軸を出力電圧、横軸を出力電流として、1 枚のグラフにコンデンサー容量、チョークコイル、抵抗が異なる複数本のプロットを描くこと。
- 「出力電流-リップル含有率」特性のグラフを作成すること。縦軸をリップル含有率、横軸を出力電流として、1 枚のグラフにコンデンサー容量、チョークコイル、抵抗が異なる複数本のプロットを描くこと。

## 5 考察課題

1. コンデンサー入力形平滑回路 I の結果より、半波整流の場合と全波整流の場合の違いと、その理由を述べよ。
2. 半波整流波形の平滑回路としてコンデンサー入力形を用いた場合と、I と II とではリップル電圧の波形が異なる。その理由を述べよ。
3. 実験結果より、コンデンサー入力形平滑回路 II と III の得失を述べよ。
4. コンデンサー入力形平滑回路とチョーク入力形平滑回路の特徴を挙げ、どのように使い分けられているか述べよ。
5. チョーク入力形平滑回路で交流分を平滑するための条件を求め、実験結果と比較検討せよ。

# 実験テーマ2

## 発振回路

### 1 目的

代表的な CR 発振器の一種である位相形 CR 発振器の動作を調べる。それをとおして、発振回路の動作原理、発振条件や発振周波数などの特性を理解する。

### 2 原理

#### 2.1 基本

一定の振幅で一定の周波数の電気振動が持続して発生する現象を発振と言う。このような電気振動を発生する回路を発振回路と言う。

電気振動を持続して発生させるためには、発振回路にエネルギーの供給が必要である。この供給は直流電源、あるいは発振周波数とは周波数が異なる交流電源を用いる。このことから、発振器とは直流や交流のエネルギーを振動エネルギーに変換する装置であるとも言える。

電気振動回路は大別して、

- 自励発振回路
- 他励発振回路
- パラメータ励振振動回路

に分類できる。このうち自励振の正弦波発振回路は、さらに

- 4 端子発振回路
- 2 端子発振回路

に分けることができる。前者は、出力の一部を入力に戻すいわゆる帰還増幅の機構を持ち、後者は負性抵抗素子と共振回路の組み合わせから成っている。

ここでの実験で用いる CR 発振回路は 4 端子発振回路である。以降、4 端子発振回路の原理について述べる。

4 端子発振回路は、図 1 のように利得  $G$  の増幅器の出力  $e_o$  が帰還回路を通し  $H$  倍されて入力に戻される構造となっており、このことは次式で表される。

$$G(e_i + He_o) = e_o \quad (1)$$

したがって、帰還をかけたときの電圧利得  $G_F$  は

$$G_F = \frac{e_o}{e_i} = \frac{G}{1 - GH} \quad (2)$$

となる。

増幅器を含めた全ての回路は、電子の運動によって動作する。この電子の運動には時間的な「ゆらぎ」—熱雑音(ノイズ)—がある。もし、 $H$  の回路(帰還回路)に周波数選択性を持たすことができれば、この「ゆらぎ」成分の中から特定の周波数成分の振動だけ次第に成長し、平衡状態では持続振動とすることができ

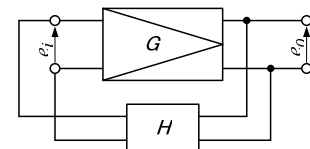


図 1: 4 端子発振器の原理構成

る．周波数を選択する回路は簡単に実現できる．この回路を用いると，先に述べた振動の成長が発生する．この過程を「発振が立ち上がる」と言い，振動が成長するためには

$$e_i \leq H e_o \quad (3)$$

が成り立たなければならない．すなわち，

$$G = \frac{e_o}{e_i} \geq \frac{1}{H} \quad \Rightarrow \quad GH \geq 1 \quad (4)$$

が成立することが必要である． $H$  を帰還係数（帰還率とも言う）， $GH$  をループ利得と言う．

そして，増幅器は無限に大きい出力を出すことはできないので，振動が成長すると振幅制限効果が働いて

$$e_i = H e_o \quad \Rightarrow \quad G = \frac{e_o}{e_i} = \frac{1}{H} \quad \Rightarrow \quad GH = 1 \quad (5)$$

が成り立つような状態で平衡に達する．この状態が「発振」である．

利得  $G$  はそれ自体複素数であり，位相回転を伴うが，良好な発振を得るためには，目的の発振周波数においては実数とみなせるような素子を選ばなくてはならない．すなわち， $G$  は入力と出力が同期（0 相，または利得が正であるとも言う）か，または逆相（ $\pi$  相，または利得が負であるとも言う）でなければならない．したがって， $GH = 1$  を満足するためには  $H$  も実数でなければならず， $H$  の虚数部は 0 ということになる．

4 端子発振回路は，大別して LC 発振回路と CR 発振回路に分類できるが，本実験では CR 発振回路を対象とするので，以降は CR 発振回路について述べる．

## 2.2 CR 発振回路

発振回路は，大別して

- 180 度位相回路と逆相（位相反転とも言う）増幅回路の組み合わせ
- 0 位相選択回路と正相増幅回路の組み合わせ

に分類される．本実験で用いる CR 発振回路は前者の形式の回路で，一般に移相形 CR 発振回路と呼ばれ，図 2 の構成となっている．

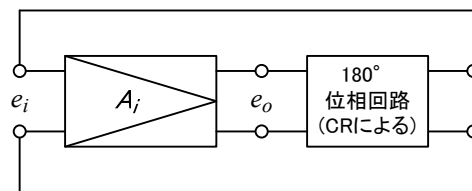


図 2: 位相発振器

逆相増幅回路としては，エミッタ接地形の増幅回路がその条件を満たしており，入力インピーダンス小，出力インピーダンス大の電流増幅器として働くことから，以降は利得の計算は電流利得  $A_i$  で行うものとする．

CR を用いたい相回路としては，図 3 のように進相形と遅相形の 2 おりが考えられるが，ここでは進相形について，その位相理論を述べる．

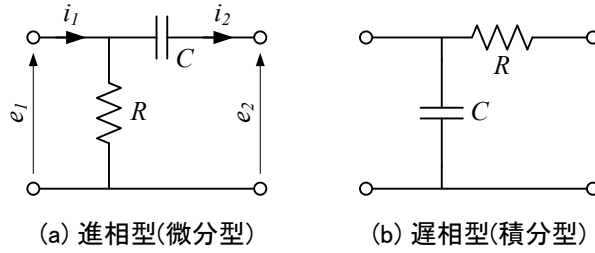


図 3: 位相回路の基本形

図 3(a) の進相形のように電圧，電流の分布を仮定すれば，

$$\begin{bmatrix} e_1 \\ i_1 \end{bmatrix} = \begin{bmatrix} 1 & \frac{1}{i\omega C} \\ \frac{1}{R} & 1 + \frac{1}{i\omega CR} \end{bmatrix} \begin{bmatrix} e_2 \\ i_2 \end{bmatrix} \quad (6)$$

が成り立つ．ここで， $e_2$  が極めて小さく，無視できるものとするれば

$$i_1 \simeq 1 + \frac{1}{i\omega CR} i_2 \quad (7)$$

となり，ここで， $X = 1/\omega CR$  とおけば，電流伝送比  $A_F$  は

$$\begin{aligned} A_F &= \frac{i_2}{i_1} \\ &= \frac{1}{1 + \frac{1}{i\omega CR}} \\ &= \frac{1}{1 - iX} \\ &= \frac{1}{1 + X^2} + i \frac{X}{1 + X^2} \end{aligned} \quad (8)$$

となり，その位相角  $\theta$  と大きさ  $|A_F|$  は

$$\theta = \arctan X \quad (9)$$

$$|A_F| = \frac{1}{\sqrt{1 + X^2}} \quad (10)$$

で表せる．

すなわち，位相角  $\theta$  は

$X \ll 1$	のとき	$\theta \rightarrow +0$
$X = 1$	のとき	$\theta \rightarrow +\pi/4$
$X \gg 1$	のとき	$\theta \rightarrow +\pi/2$

となり， $X$  の全範囲において，最大  $\pi/2$  しか移相できないことが分かる．また， $X \gg 1$  のときは， $|A_F|$  が極めて小さくなり， $i_2$  の振幅減衰量が余りにも大きくなって実用的でない．したがって，厳密には  $\theta$  を  $\pi/2$  とすることは不可能であるから， $\pi$ [rad] の移相を実現するためには，図 4 のようにこの移相回路を少なくとも 3 段縦続接続することが必要である．

この場合，

$$\begin{aligned} \begin{bmatrix} e_1 \\ i_1 \end{bmatrix} &= \begin{bmatrix} 1 & \frac{1}{i\omega C} \\ \frac{1}{R} & 1 + \frac{1}{i\omega CR} \end{bmatrix}^3 \begin{bmatrix} e_2 \\ i_2 \end{bmatrix} \\ &= \begin{bmatrix} 1 & -iRX \\ \frac{1}{R} & 1 - iX \end{bmatrix}^3 \begin{bmatrix} e_2 \\ i_2 \end{bmatrix} \end{aligned} \quad (11)$$

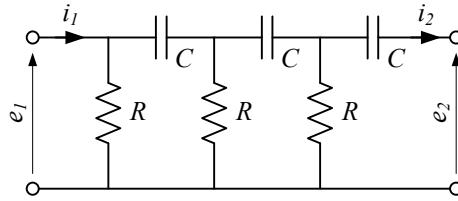


図 4: 3 段縦接続による位相回路

であるから， $e_2$  が極めて小さく，無視できるものとするれば，

$$i_1 \simeq \{(1 - 5X^2) - iX(6 - X^2)\} i_2 \quad (12)$$

となる．ここで，増幅器の電流利得  $A_1$  を実数とすれば，発振条件

$$A_1 A_F = 1 \quad (13)$$

より， $A_F$  もまた実数でなければならない．

$$X(6 - X^2) = 0 \quad (14)$$

これより

$$\begin{aligned} X &= \frac{1}{\omega CR} \\ &= \sqrt{6} \end{aligned} \quad (15)$$

したがって，発振周波数  $f$  は

$$f = \frac{1}{2\sqrt{6}\pi CR} \quad (16)$$

また，この場合の  $A_F$  は

$$A_F = \frac{i_2}{i_1} = \frac{1}{1 - 5X^2} = -\frac{1}{29} \quad (17)$$

であるから，発振条件より，発振に必要な電流利得  $A_i$  は

$$A_i = \frac{1}{A_F} = -29 \quad (18)$$

となる．この負号については，位相が逆になる増幅器と考えれば理解できよう．そして発振を確実に立ち上げるためには

$$|A_i| \geq 29 \quad (19)$$

となる．この条件は「振幅成長条件」とも言われ，位相回路による振幅減少もこれによって補われている．

### 3 実験方法

ここでは，実験ボードの CR 発振器の特性を測定する．そのために，以下の機材を用意する．



表 1: 発振回路の実験に使う機器

装置	メーカー	型番	仕様	台数
CR 発振器実験パネル				1
直流電源	KENWOOD		DC 24[V] 以上	1
オシロスコープ	KENWOOD	CS-5270		1
デジタルマルチメーター	HP	34401A		2
ファンクションジェネレーター	KENWOOD	FG-273		1

### 3.1 基本特性の測定

ここでは、実験回路である CR 発振器の発振周波数と増幅度を測定する。CR 発振器の出力と周波数が既知であるファンクションジェネレーターの出力を比較することにより、発振周波数を求める。また、増幅度はトランジスタのベースとエミッタ電圧の測定から求める。実験の手順は、以下のとおりである。

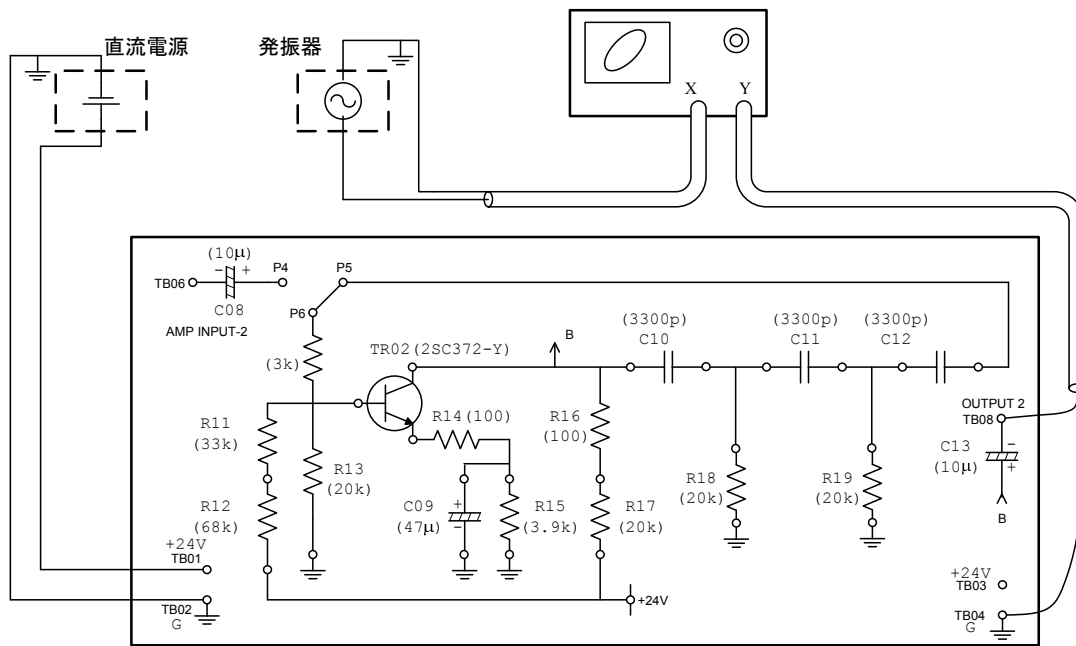
#### 3.1.1 発振周波数の測定

1. 図 5 に示すように、実験回路の配線を行う。なお、実験パネルには、2 つの発振回路が組み込まれている。実験に用いるのは、端子 P5 と P6 を接続したときに発振器として作用する方である。
2. 直流電源の電圧を 24[V] に設定し、CR 発振器に印加する。
3. オシロスコープで発振出力 (TB08-TB04 間) 波形を観測する。周波数と電圧を記録すること。
4. ファンクションジェネレーターから正弦波を出力し、それをオシロスコープの X 軸に接続する。そして、オシロスコープを XY モードにして、リサージュ図形から発振周波数を求める。
5. 結果を表 2 のようにまとめる。

#### 3.1.2 増幅度の測定

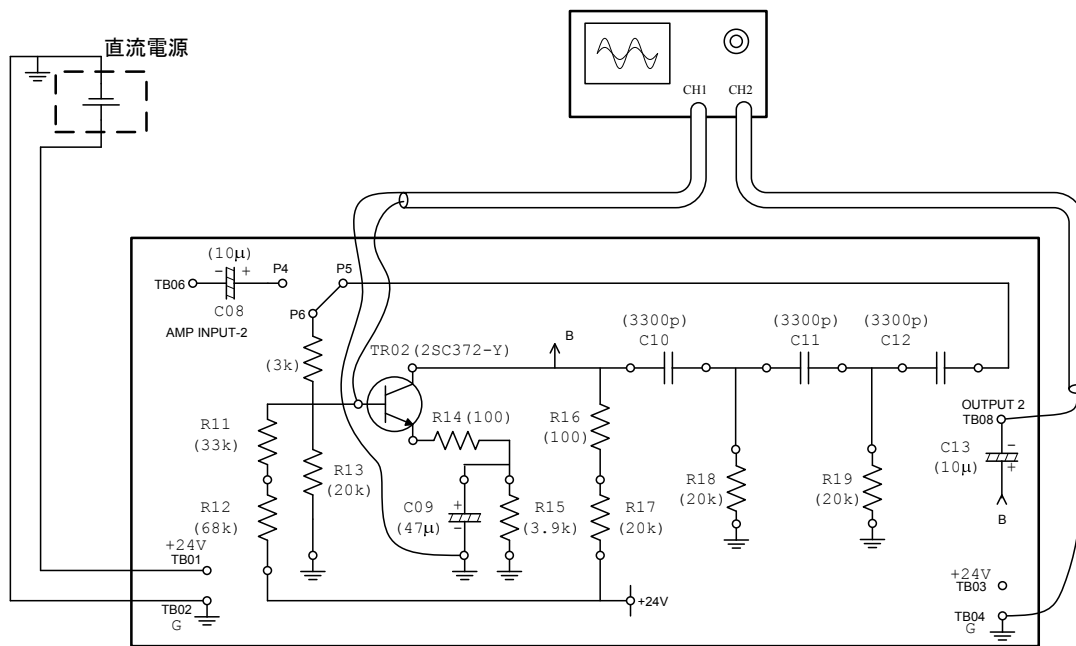
1. 図 6 に示すように、実験回路の配線を行う。
2. 直流電源の電圧を 24[V] に設定し、CR 発振器に印加する。
3. オシロスコープでトランジスタのベースとコレクタ電圧を測定する。ベース電圧が増幅器の入力電圧  $e_i$ 、コレクタ電圧が出力電圧  $e_o$  となる。電圧は、PV(peak to vally) 値<sup>1</sup>とする。
4. 結果を表 2 のようにまとめる。

<sup>1</sup>最大値と最小値の差、ようするに振幅の 2 倍



発振器(実習パネル)

図 5: 発振周波数の測定回路



発振器(実習パネル)

図 6: 増幅度の測定回路

表 2: 発振周波数と増幅度

	発振周波数 [Hz]		入力電圧	出力電圧	増幅度
	実測値	計算値	$e_i$ [V]	$e_o$ [V]	$A_i = e_o/e_i$
$C = 3300$ [pF] $R = 10$ [k $\Omega$ ]					

### 3.2 位相差の測定 (リサージュの図形を用いる)

実験に用いる回路は、3 段の位相回路となっている。この 3 段の位相回路で 360 [deg.] の位相変化が生じていることを確認する。そのため、各段の位相を以下にしたがって測定する。

1. 実験パネルに 24[V] を印加し、回路を発振させる。
2. TB08 の出力をオシロスコープの X 軸に、R18 の両端の電圧を Y 軸に接続し、リサージュの図形を描かせる。
3. 図 7 に示すリサージュの図形から、位相差を次式により算出する。

$$\text{実線の場合 (右上がり)} \quad \theta = \arcsin\left(\frac{b}{a}\right) \quad (20)$$

$$\text{破線の場合 (右下がり)} \quad \theta = \pi - \left| \arcsin\left(\frac{b}{a}\right) \right| \quad (21)$$

4. 同様に、TB08 の出力波形と R19 の両端の波形の位相差、TB08 の出力波形と TR02 のベースの波形の位相差を求め、記録する。
5. 結果は、表 3 のようにまとめる。

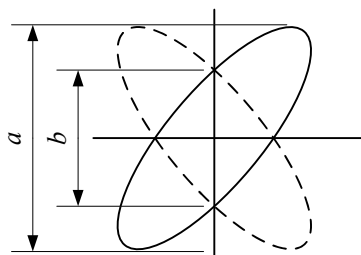


図 7: リサージュ図形

表 3: 位相差の測定

測定方法	位相差 $\theta$ [deg]		
	R18	R19	TR02 のベース
リサージュ図形			
時間軸			

### 3.3 位相差の測定 (オシロスコープの時間軸を用いる)

リサージュ図形を用いないで、オシロスコープの時間軸を使って3段の位相回路の位相測定を行う。リサージュ図形と同一の場所を測定する。

1. 実験パネルに 24[V] を印加し、回路を発振させる。
2. TB08 の出力をオシロスコープの CH1 に、R18 の両端の電圧を CH2 に接続し、時間軸を調整して、図 8 のような波形を観測する。これから、直に位相差を測定する。
3. 同様に、TB08 の出力波形と R19 の両端の波形の位相差、TB08 の出力波形と TR02 のベースの波形の位相差を求め、記録する。
4. 結果は、表 3 のようにまとめる。

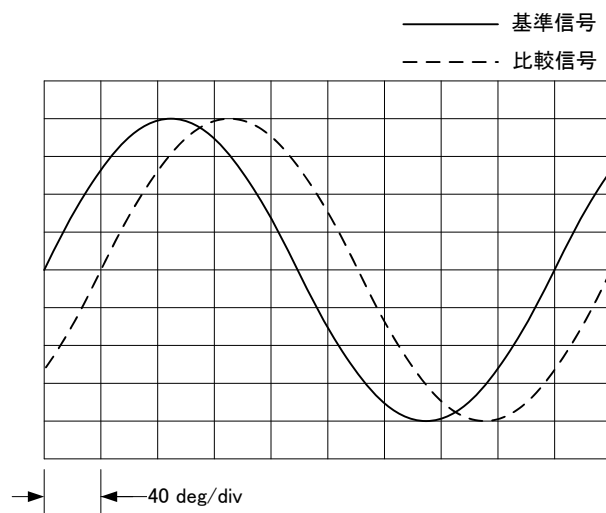


図 8: 時間軸を用いた位相測定

### 3.4 入出力特性

発振回路の増幅器の特性を測定する。

1. 図 9 の通りに接続する。
2. 実験パネルに 24[V] を印加する ..
3. 外部の発振器 (ファンクションジェネレーター) の出力電圧を徐々に増加させ、そのときのトランジスタのベース電圧 (入力電圧: $e_i$ ) に対する TB08-TB04 間の電圧 (出力電圧: $e_o$ ) を読み、記録する。増幅率が徐々に低下するはずで、当初の増幅率の 70% になった時点で測定を止める。
4. 結果を表 4 のようにまとめ、グラフを作成する。

[注意] 考察課題で入出力波形の観測についての記述を求めている。注意して、実験を行うこと。

表 4: 増幅率の測定

入力電圧 $e_i$ [V]	出力電圧 $e_o$ [V]	増幅度 $A_i = e_o/e_i$

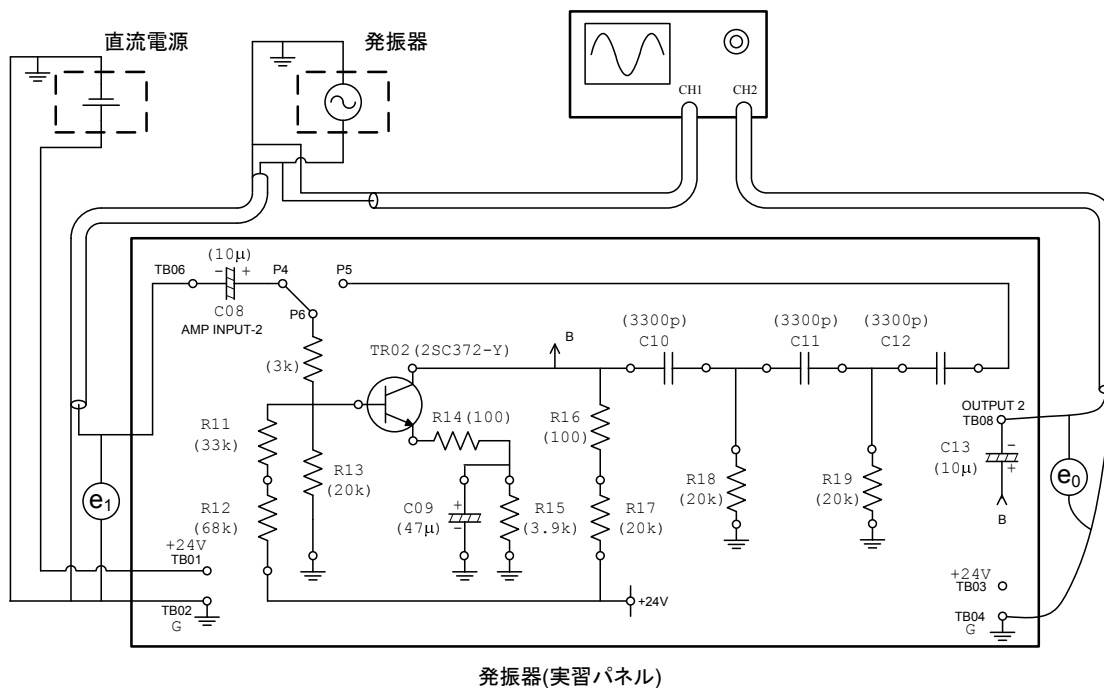


図 9: 入出力特性の測定

#### 4 考察課題

1. ここでの実験で用いた CR 発振器は「並列 R 形発振器」であるが、R と C を取り替えた形の「並列 C 形発振器」について述べよ。
2. 「入出力特性」の実験において、 $e_o$  が飽和領域に入る近傍の入出力波形を観測し、考察を加えよ。
3. CR 発振器と LC 発振器を比較せよ。
4. 水晶発振子の原理を調べよ。そして、それを使った発振器の回路を示せ。

## 5 参考

実験に用いる CR 発振器パネルの回路を図 10 に示す．図に示すようにこのパネルには 2 個の発振器があるが，実験では下側の発振器を使う．

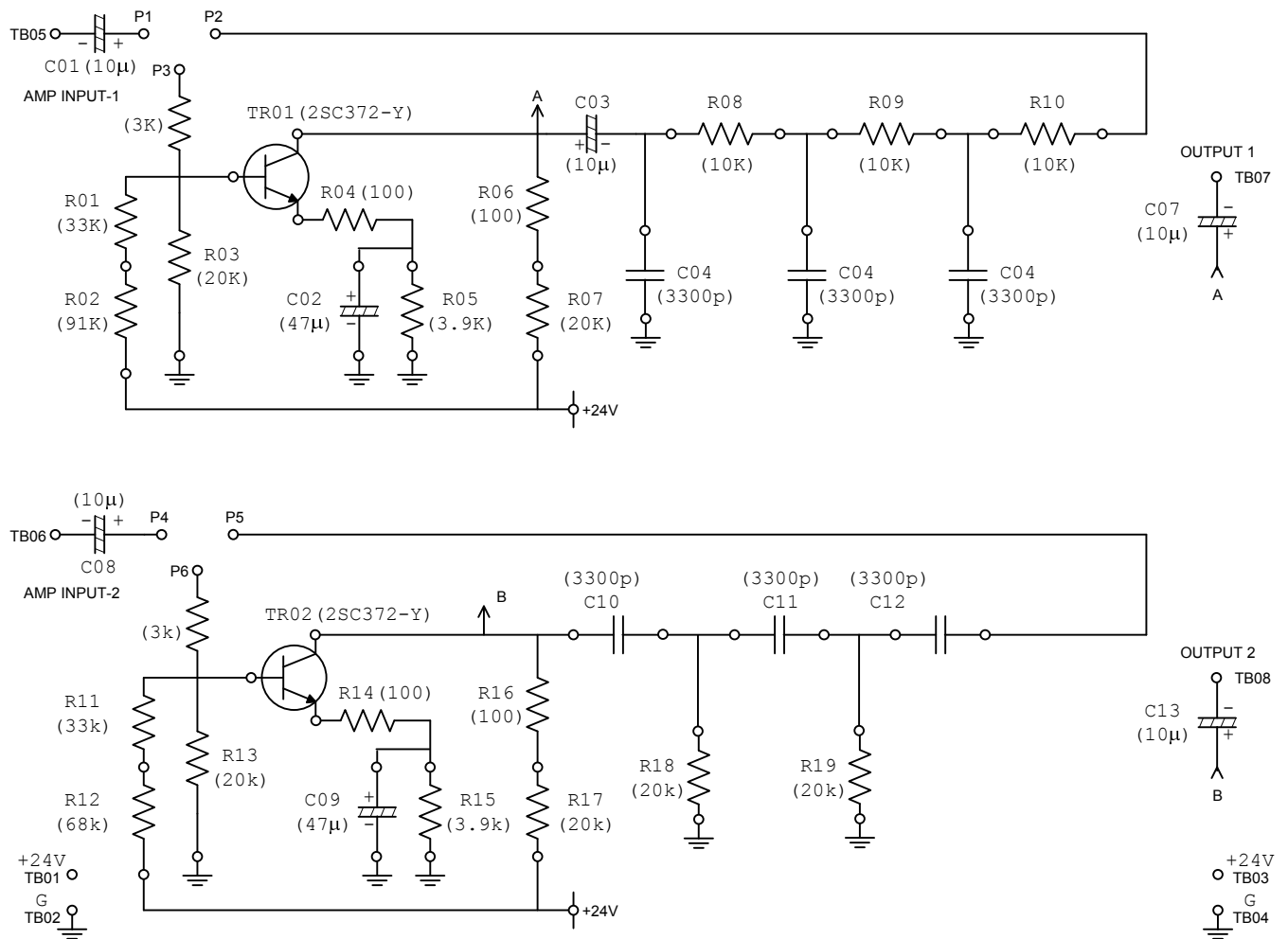


図 10: CR 発振器 (phase shift type)

## 実験テーマ3

# H8マイコン実験II

## 1 目的

H8マイコンをアセンブラ言語で動作させて、コンピューターの基本的な仕組みを理解する。

## 2 原理

コンピューターの最も重要な構成機器は、CPUとメモリーである。CPUは計算を行い、メモリーはプログラム(命令とデータ)を格納する。実際には、これらの2大構成機器の他に、入出力を行うI/O機器が接続されてコンピューターとなる。

コンピューターのCPUは論理回路で構成されており、電圧の高/低で情報を表し、計算を行う。CPUの論理回路は、ANDとORおよびNOTから作ることができる組み合わせ回路とフリップフロップと呼ばれる順序回路から成っている。これらが組み合わせて、自動的に電圧の高/低が繰り返される自動計算機がコンピューターである。電圧の高/低を使つてのコンピューターの動作の記述は不便なので、1と0の2進数を利用する。また、2進数だと桁数が多くなるので、16進数が使われることも多い。

一方、メモリーはCPUの要求にしたがって、命令やデータを送ったり、処理されたデータを格納する。その回路方式はいろいろあるが、ここでは述べない。回路よりも、その動作(プログラムの格納)を理解しなくてはならない。プログラムとは何か?—と言うと、命令とそれが処理するデータのことを言う。例えば、画像処理を行う場合、画像処理のアプリケーションが命令、加工する絵がデータとなる。これら、両方共メモリーに格納される。これらのプログラムも、2進数で表す方が便利である。

諸君が作成したC言語のプログラムも、最終的には2進数になる。そうして、メモリーに格納されて、CPUで処理が行われる。この2進数のプログラムを機械語と言う。CPUの内部では機械語(2進数のパターン)にしたがって、論理回路が動作して、データの処理を行う。

コンピューターを動作させるためには、C言語を使わなくても機械語で可能である。ただし、これは2進数のビットパターンであるため、人間にはとてもわかり難い。そこで、2進数のパターンを人間に分かり易くしたものが、アセンブラ言語である。アセンブラ言語で書かれたソースプログラムは、機械語の0と1のビットパターンに1対1に対応している。一方、C言語のコンパイラの場合、一度アセンブラ言語に直してから、機械語に翻訳している。C言語からアセンブラ言語に直す方法は1対1に対応していない。

## 3 実験方法

### 3.1 実験の準備

これから、アセンブラ言語によるプログラム作成して、LEDをON/OFFさせる実験をはじめます。実験をはじめめる前に、以下の準備を行う。

1. 図1のような回路をブレッドボード上に作成する。電源は最後に接続すること。電源は投入しない。
2. 配線に間違いの無いことをチェックする。
3. 実験に必要なファイルをダウンロードする。
  - 「Makefile」。アセンブルやリンク、プログラムの転送方法を記述している。

- 「3664crt0.S」. アセンブラ言語で書いてあるスタートアップルーチン .
- 「h8-3664.x」リンカスクリプト .

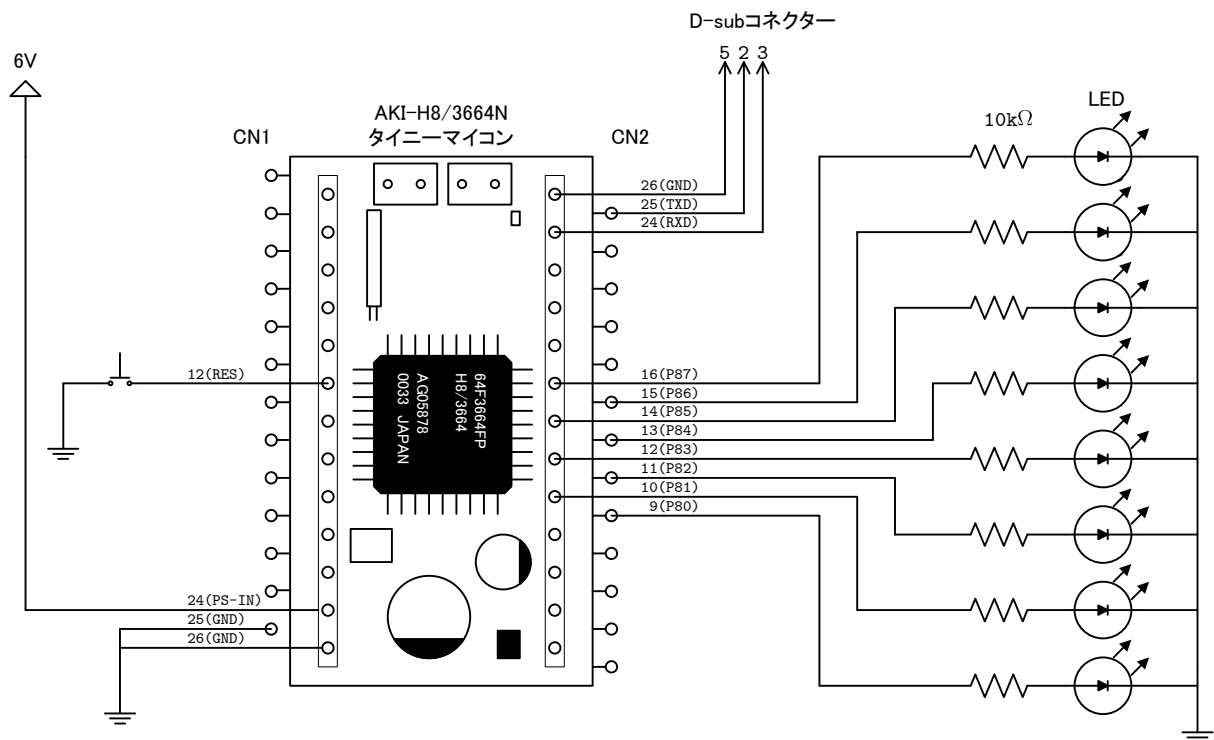


図 1: H 8 の実験のための回路

実際に回路を動作させる前に以下の注意を読み、正しく機器を扱うこと .

- 指定以上の電圧を加えないこと . 高い電圧を加えると、半導体は簡単に壊れる .
- LED は、H8 マイコンの出力端子には電流制限抵抗を付けて、グランドと接続している . 直接電圧を印加すると最大定格以上の電流がながれ、半導体が破壊される . 回路図のとおり、抵抗を接続すること .
- LED には極性があり、正しく接続すること . 長い方の端子に+(電圧の高い方)を接続する .
- H8 マイコンへのプログラム転送の手順を間違えないこと .
- プログラムが暴走したら、[Ctrl] を押しながら [c] を押すことにより、強制終了させる .

## 3.2 アセンブラ実習

### 3.2.1 LED の点灯実験

H8 マイコンに接続された LED を点灯させることにより、(1) 汎用レジスターの使い方、(2) メモリーマップド I/O 方式の外部機器制御の方法を学習する .

実験の手順は以下のとおり .

1. リスト 1 のプログラムをテキストエディター—例えば emacs—で作成する . ファイル名は「exp.s」とする .



2. プログラムが作成できたらアセンブルとリンクを行う。アセンブルとリンクは、コマンド「make」で一度に実施できる。
3. make の結果、できあがったプログラムを H8 マイコンへ転送する。
  - (a) H8 マイコン基板の JP2 と JP3 をジャンパーピンでショートする。
  - (b) 回路に 6V を供給する。
  - (c) コマンド「make write」をタイプし、プログラムを転送する。転送が始まると、「H8/3664F is ready! 2001/2/1 Yukio Mituiwa.」と表示される。もし失敗したならば、[Ctrl] と [c] を押して、プログラムを止める。
  - (d) 転送には、20 秒くらい必要である。「EEPROM Writing is succeeded.」と表示されるまで待つ。
4. H8 マイコンを実行させる。
  - (a) 一度、6[V] の電源を OFF にする ..
  - (b) H8 マイコン基板の JP2 と JP3 のジャンパーピンを取り外し、オープンにする。
  - (c) 電源を ON にして、回路に 6[V] を供給する。すると、プログラムが動作する。
  - (d) プログラムを最初から実行させたいければ、RES スイッチを押す。

練習問題 プログラムがきちんと動作したならば、次の練習問題を実施せよ。

[練習 1] LED の全て点灯と全て消灯のプログラムを作成し、実行せよ。

[練習 2] LED を ON-ON-OFF-OFF-ON-ON-OFF-OFF させるプログラムを作成し、実行せよ。

[練習 3] LED を ON-OFF-ON-OFF-ON-OFF-ON-OFF させるプログラムを作成し、実行させる。ただし、LED の点灯パターンは 16 進数で記述すること。2 進数のとき先頭に 0b と書くが、16 進数のときは先頭に 0x と書く。

リスト 1: LED の点灯のプログラム

```

1      .h8300h
2      .section .text
3      .global main
4      .equ   pcr8 ,0 xffeb      ; ポートコントロールレジスタ P8のアドレス
5      .equ   pdr8 ,0 xffdb      ; ポートデータレジスタ P8のアドレス
6
7 main:   mov.b  #0xff ,r01
8         mov.b  r01 ,@pcr8      ; P8の端子の全てを出力端子に
9         mov.b  #0b01010101 ,r01
10        mov.b  r01 ,@pdr8      ; P8の端子の出力設定
11 loop:  jmp    @loop           ; 無限ループ
12        .end

```

### 3.2.2 LED の点滅実験

H8 マイコンに接続された LED を点滅させる実験を行う。ここでは、(1) サブルーチンの使い方、(2) 条件分岐を学習する。

LED を点滅させるプログラムを、リスト 2 に示す。プログラムのアセンブルとリンク、転送方法は先の実験 (LED の点灯) と同じ。

練習問題 プログラムがきちんと動作したならば，次の練習問題を実施せよ．

[練習 1] 19 行目の 16 進数の値を変えることにより，点灯間隔が変わる．点灯間隔を 3 倍と，半分にしてみよ．

[練習 2] LED の点滅パターンを変えてみよ．

リスト 2: LED の点滅のプログラム

```
1      .h8300h
2      .section .text
3      .global main
4      .equ   pcr8,0xffeb      ; ポートコントロールレジスタ P8のアドレス
5      .equ   pdr8,0xffdb      ; ポートデータレジスタ P8のアドレス
6
7 main:   mov.b   #0xff,r01
8         mov.b   r01,@pcr8      ; P8の端子の全てを出力端子に
9 on:     mov.b   #0b01010101,r01
10        mov.b   r01,@pdr8      ; P8の端子の出力設定
11        bsr     dly
12        mov.b   #0b10101010,r01
13        mov.b   r01,@pdr8      ; P8の端子の出力設定
14        bsr     dly
15 loop:  jmp     @on              ; 無限ループ
16
17        ;; 時間稼ぎのサブルーチン
18 dly:   push.l   er0
19        mov.l   #0x00100000,er0
20 dec:   dec.l   #0x00000001,er0
21        bne     dec
22        pop     er0
23        rts
24        ;; サブルーチンの終わり
25 .end
```

### 3.2.3 加算の実験

1 ずつ加算をおこない，その結果を LED を使って表示させる実験を行う．ここでは，(1) 演算命令の使い方を学習する．

加算結果を LED で示すプログラムを，リスト 3 に示す．プログラムのアセンブルとリンク，転送方法は先の実験 (LED の点灯) と同じ．

練習問題 プログラムがきちんと動作したならば，次の練習問題を実施せよ．

[練習 1] 1 ずつ減算させるプログラムを作成して実行せよ．減算は，リスト 3 の 12 行目の「inc」を「dec」にする．

[練習 2] 任意の値で加算するプログラムを作成せよ．3 ずつ加算したい場合，9 行目と 10 行目の間に「mov.b #0x03,r11」を追加して，12 行目を「add.b r11,r01」とする．

リスト 3: 加算のプログラム

```
1      .h8300h
2      .section .text
3      .global main
4      .equ   pcr8,0xffeb      ; ポートコントロールレジスタ P8のアドレス
5      .equ   pdr8,0xffdb      ; ポートデータレジスタ P8のアドレス
6
7 main:   mov.b   #0xff,r01
8         mov.b   r01,@pcr8      ; P8の端子の全てを出力端子に
```

```

9      mov.b   #0x00, r01
10 on:   mov.b   r01, @pdr8      ; P8の端子の出力設定
11      bsr    dly
12      inc.b   r01            ; r01に1加算
13 loop: jmp     @on           ; 無限ループ
14
15      ;; 時間稼ぎのサブルーチン
16 dly:   push.l  er0
17      mov.l   #0x00100000, er0
18 dec_lp: dec.l   #0x00000001, er0
19      bne    dec_lp
20      pop     er0
21      rts
22      ;; サブルーチンの終わり
23      .end

```

## 4 実験結果と考察のまとめ方

実験結果は、この実験で得られた事実を記述すること。すなわち、実験方法で示した回路とプログラムを用いると機器がどのように動作したか—を簡潔に、文章で記述する。

考察は、実験結果から得た事実から、どのように考えるか—を書く。さらに、実験の目的と照らし合わせ、実験から得られた知識を書く。

## 5 考察課題

1. CPU とメモリーの関係を述べよ。
2. チューリング機械とはどのようなものか?—調べて、まとめよ。
3. CPU はメモリー以外の外部の機器ともデータの交換を行わなくてはならない。例えば、本実験では LED の回路にデータを送っている。外部機器とのデータの交換方式は、つぎの 2 つがある。
  - メモリマップド I/O(memory-mapped I/O)
  - I/O マップド I/O(I/O-mapped I/O)

それぞれについて調べ、代表的な CPU を示せ。H8 はどちらの方式か?

## 実験テーマ 4

# 基礎論理回路 II

## 1 目的

加算や減算，エンコーダーやデコーダーという基本的な，論理回路の動作を理解する．

1. 論理回路実習装置 (ITF-02:IWATSU 製) を用いて，次の回路を動作内容を調べる．

- 半加算器 (AND, OR, NOT のみで構成)
- 半加算器 (XOR を用いた構成)
- 全加算器 (EOR を用いた構成)
- エンコーダー (10 進 → 2 進変換)
- デコーダー (2 進 → 10 進変換)

2. 四則演算回路実習装置 (ITF-02:IWATSU 製) を用いて，次の回路の動作内容を調べる．

- 累算器を用いた加算回路
- 加算回路と補数器を用いた減算回路

## 2 原理と実験方法

### 2.1 論理回路実習装置 (ITF-02) を用いた実験

#### 2.1.1 半加算器と全加算器の実習

##### 加算器の理論

加算器には，下位からの桁上げを考慮しない半加算器 (Half Adder) と，下位からの桁上げを考慮する全加算器 (Full Adder) がある．全加算器は，半加算器を 2 個，直列に接続した形になる．また，後で示すことになるが，回路の和 (Sum) を構成している部分は，Exclusive OR になっている．

和 (Sum) を  $S$ ，桁上げ (Carry) を  $C$  とすれば，半加算器の真理値表は，表 1 のようになる．この真理値表から，半加算器の動作を示す論理式は

$$S = \bar{A} \cdot B + A \cdot \bar{B} \quad (1)$$

$$C = A \cdot B \quad (2)$$

となる．または，

$$S = A \oplus B \quad (3)$$

と書いても同じである．これらの論理式を論理回路に置き換えると，図 1 や 2 のようになる．

全加算器の真理値表は，表 2 である．これから，その論

理式は

$$S = \bar{A} \cdot \bar{B} \cdot C_i + \bar{A} \cdot B \cdot \bar{C}_i + A \cdot \bar{B} \cdot \bar{C}_i + A \cdot B \cdot C_i \quad (4)$$

$$C_o = \bar{A} \cdot B \cdot C_i + A \cdot \bar{B} \cdot C_i + A \cdot B \cdot \bar{C}_i + A \cdot B \cdot C_i \\ = A \cdot B \cdot C_i + A \cdot C_i \quad (5)$$

となる．いま， $S_1 = \bar{A} \cdot B + A \cdot \bar{B}$  とすれば，

$$S = \bar{S}_1 \cdot C_i + S_1 \cdot \bar{C}_i \quad (6)$$

となる．また， $C_1 = A \cdot B$ ， $C_2 = S_1 \cdot C_i$  とすれば，

$$C_o = C_1 + C_2 - 2 \quad (7)$$

$$= A \cdot B + S_1 \cdot C_i \quad (8)$$

となり，さらに，Exclusive OR で表せば，

$$S = A \oplus B \oplus C_i \quad (9)$$

$$C_o = A \cdot B + (A \oplus B) \cdot C_i \quad (10)$$

となる．この論理式は，図 3 や 4 のような論理回路になる．  
加算器の実習

図 1 から図 4 に示した 4 つの加算回路をパネル上で構成し，真理値表を表示器で確認する．実際の実習回路は，図 5 から図 8 に示す．

表 1: 半加算器の真理値表

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

表 2: 全加算器の真理値表

A	B	$C_i$	S	$C_o$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

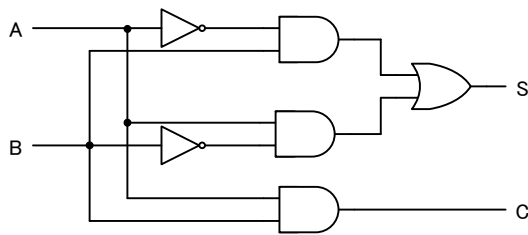


図 1: 半加算器

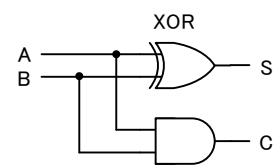


図 2: XOR を使った半加算機

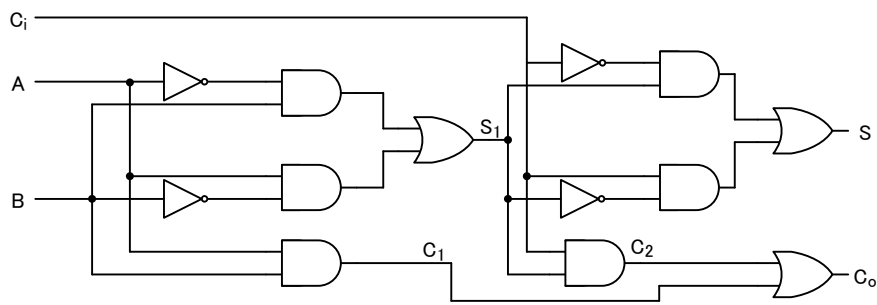


図 3: 全加算器

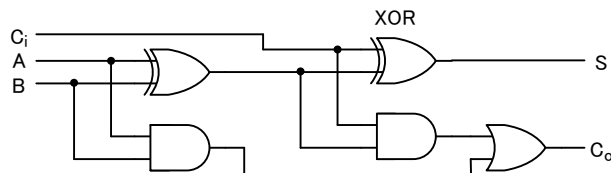


図 4: XOR を使った全加算器

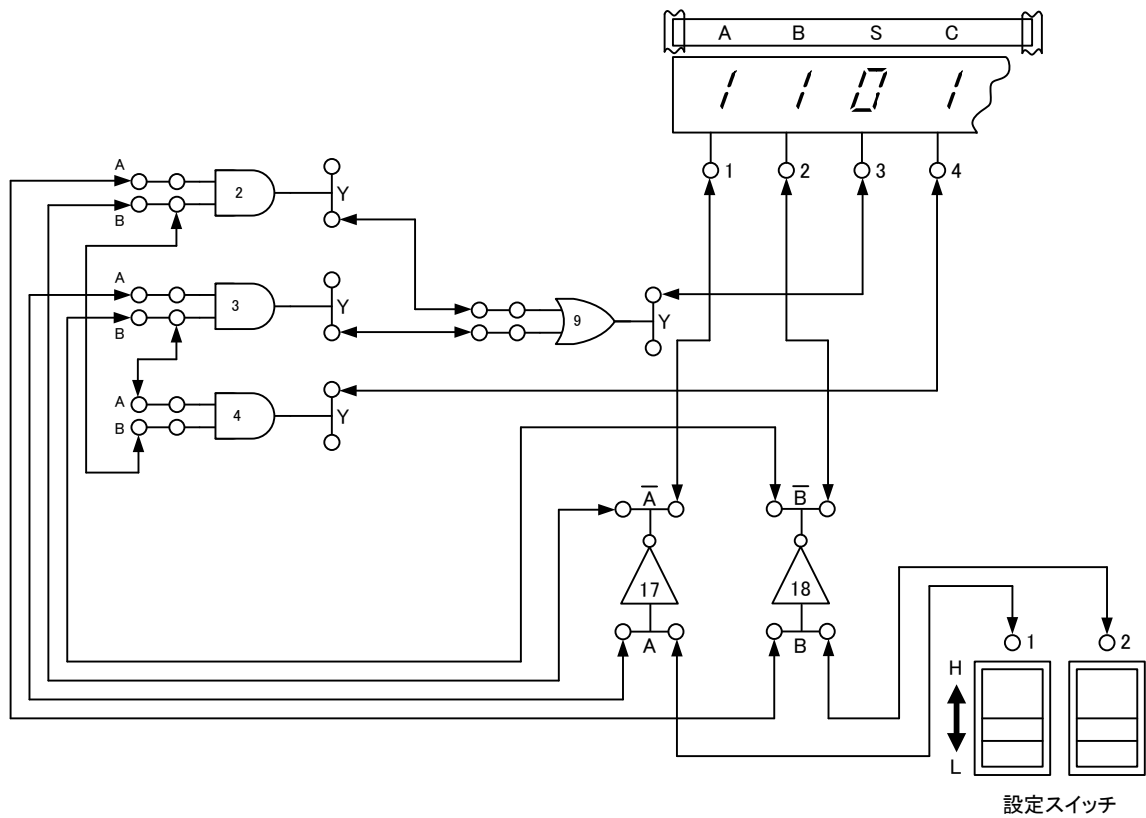


図 5: 実験接続図 (半加算器)

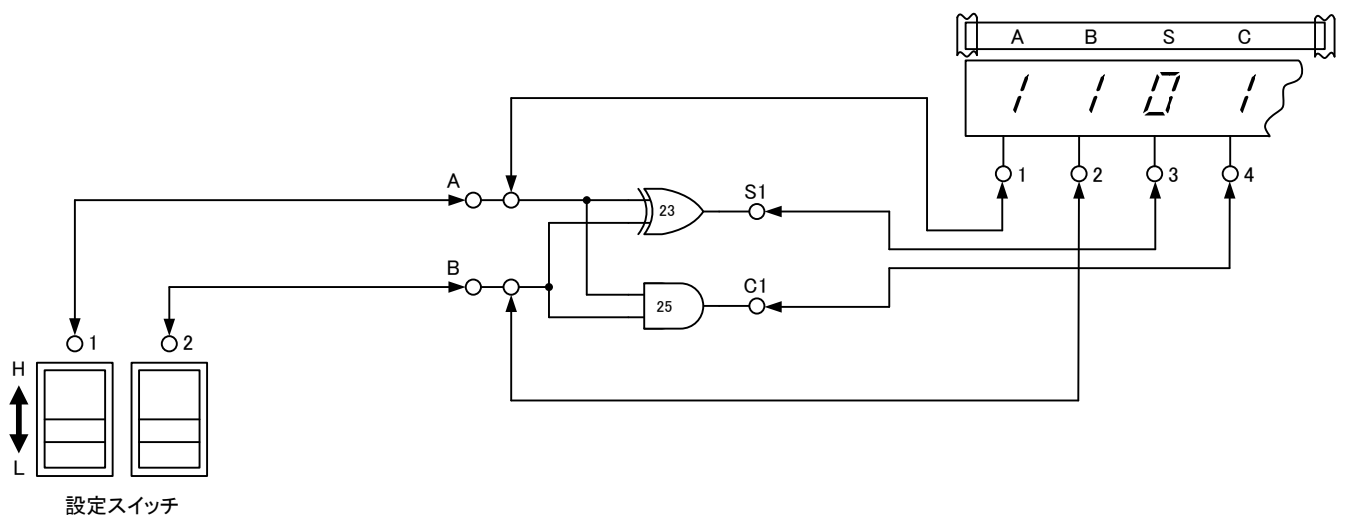


図 6: 実験接続図 (XOR をつけた半加算器)

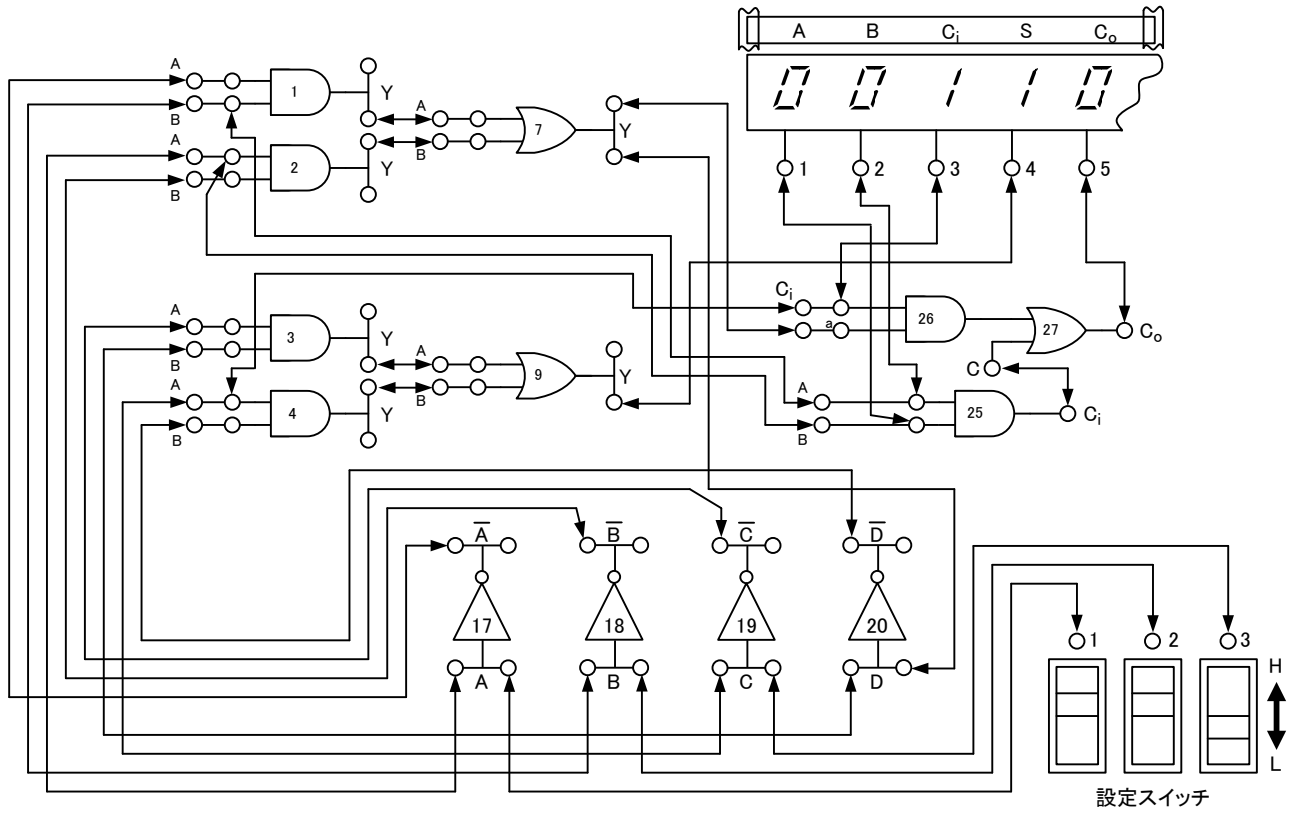


図 7: 実験接続図 (全加算器)

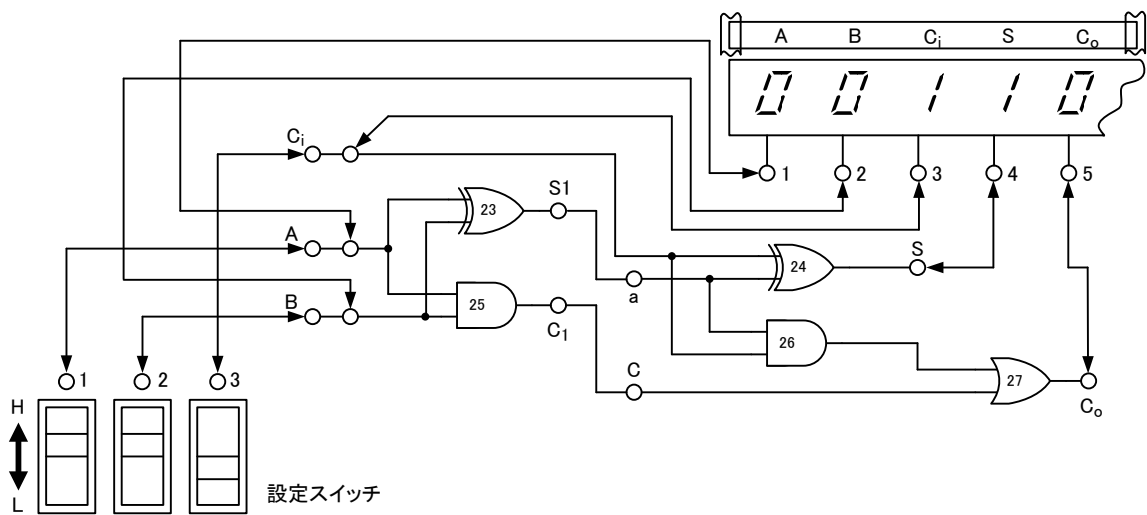


図 8: 実験接続図 (XOR をつけた全加算器)

### 2.1.2 エンコーダー (encoder) の実習

### エンコーダーの理論

情報を符号化する回路をエンコーダーと言う。ここでは、10進数を4ビットのBCDコードに符号化する論理回路について学習する。10進数とBCDコードの関係は、次のとおりである。

10進数 "0" ~ "9"

2進数  $A=2^0$  の桁のビット,  $B=2^1$  の桁のビット,  
 $C=2^2$  の桁のビット,  $D=2^3$  の桁のビット

として

$$A = "1" + "3" + "5" + "7" + "9"$$

$$B = "2" + "3" + "6" + "7"$$

$$C = "4" + "5" + "6" + "7"$$

$$D = "8" + "9"$$

とする。この真理値表を、表3に示す。そして、これに対応する論理回路を図9に示す。

### エンコーダーの実習

パネル上のエンコーダー部分を使用し、図9の論理回路を作成する。図10に接続例を示す。

表 3: エンコーダーの真理値表

10進 入力	2進出力			
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

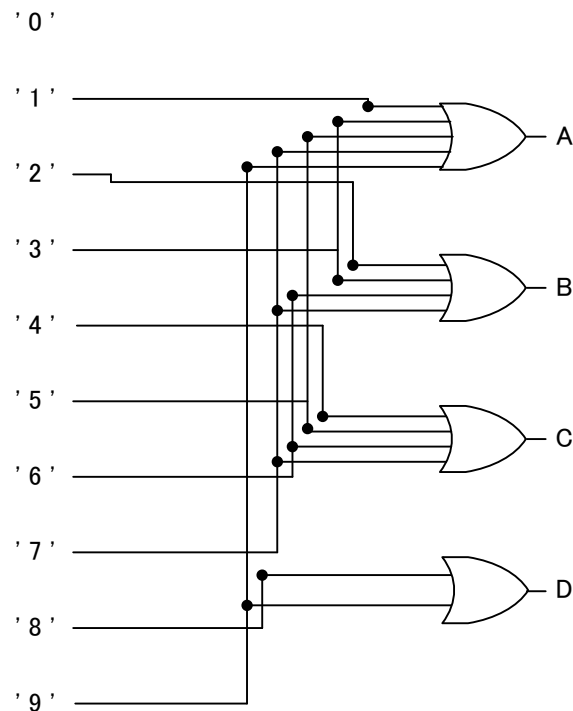


図 9: エンコーダーの論理回路



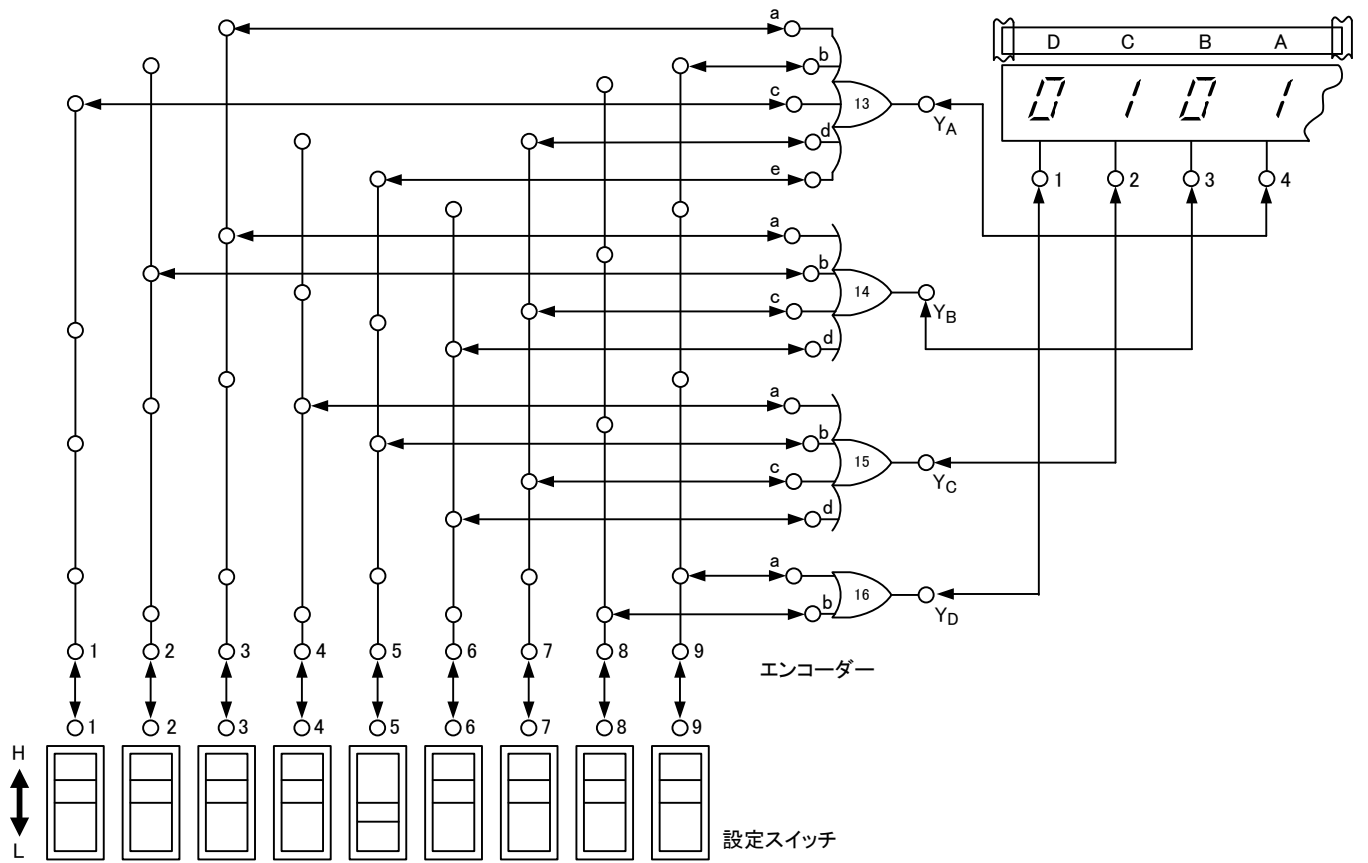


図 10: 実験接続図 (エンコーダー)

### 2.1.3 デコーダー (decoder) の実習

#### デコーダーの理論

符号化された情報を元に戻す回路をデコーダーと言う。ここでは、4ビットの2進数コード—BCDコード—を元の10進数に戻す回路を学習する。

BCDコードでは、2進数と10進数の関係は、次のようになる。

2進数コード  $A=2^0$  の桁のビット,  $B=2^1$  の桁のビット,  $C=2^2$  の桁のビット,  $D=2^3$  の桁のビット

10進数 "0" ~ "9" として  
 "0" =  $\bar{A} \cdot \bar{B} \cdot \bar{C} \cdot \bar{D}$   
 "1" =  $A \cdot \bar{B} \cdot \bar{C} \cdot \bar{D}$   
 "2" =  $\bar{A} \cdot B \cdot \bar{C} \cdot \bar{D}$   
 "3" =  $A \cdot B \cdot \bar{C} \cdot \bar{D}$   
 "4" =  $\bar{A} \cdot \bar{B} \cdot C \cdot \bar{D}$   
 "5" =  $A \cdot \bar{B} \cdot C \cdot \bar{D}$   
 "6" =  $\bar{A} \cdot B \cdot C \cdot \bar{D}$   
 "7" =  $A \cdot B \cdot C \cdot \bar{D}$   
 "8" =  $\bar{A} \cdot \bar{B} \cdot C \cdot D$   
 "9" =  $A \cdot \bar{B} \cdot C \cdot D$

論理回路は、図 11 の示すとおりである。

#### デコーダーの実習

パネル上のデコーダーの部分を使用して、11の論理回路を作成する。接続例を図 12 に示す。

表 4: デコーダーの真理値表

	2 進入力				10 進出力										
	D	C	B	A	0	1	2	3	4	5	6	7	8	9	
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0
2	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0
3	0	0	1	1	0	0	0	1	0	0	0	0	0	0	0
4	0	1	0	0	0	0	0	0	1	0	0	0	0	0	0
5	0	1	0	1	0	0	0	0	0	1	0	0	0	0	0
6	0	1	1	0	0	0	0	0	0	0	1	0	0	0	0
7	0	1	1	1	0	0	0	0	0	0	0	1	0	0	0
8	1	0	0	0	0	0	0	0	0	0	0	0	1	0	0
9	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0

この式を満足する真理値表は、表 4 の通りである。その

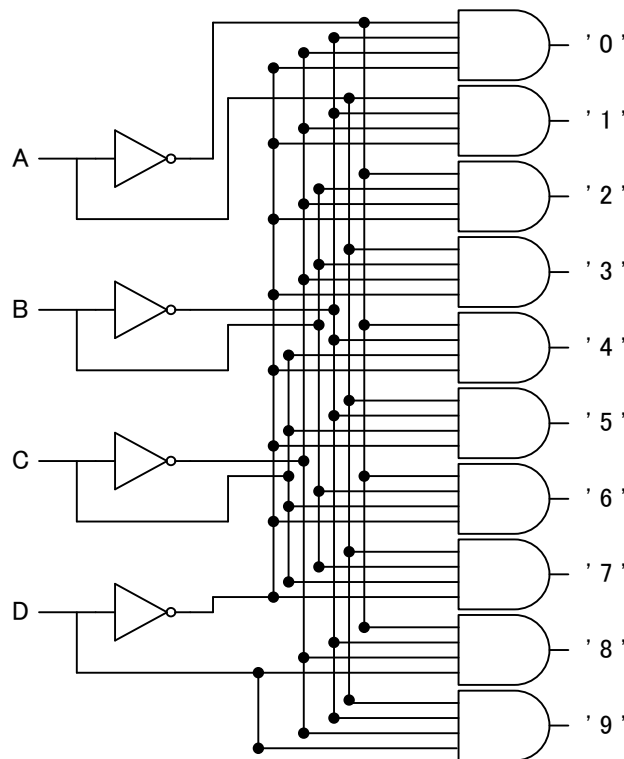


図 11: デコーダーの論理回路

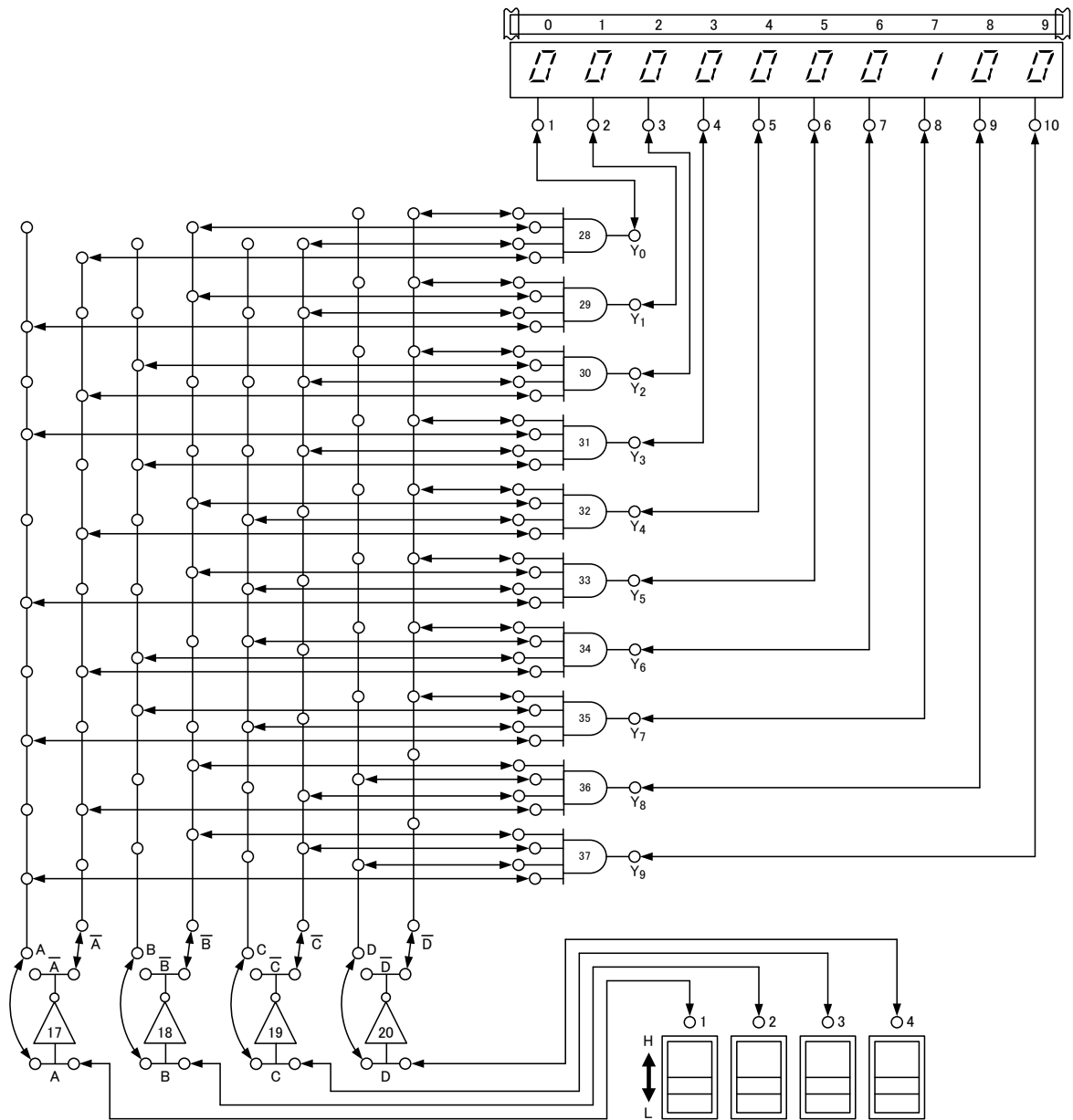


図 12: 実験接続図 (デコーダー)

## 2.2 論理回路実習装置 (ITF-07) を用いた実験

### 2.2.1 累算器を用いた加算回路の実習

#### 加算の理論

2進法による加算方法には、並列加算方式と直列加算方式がある。ここでは、論理回路実習装置を用いて、直列加算方式の動作を調べる。直列加算方式の基本回路は図13に示すように、被加数レジスタ(A)と加数レジスタ(B)、加算器桁上げメモリ(C)、および和レジスタ(Y)から成る。

被加数レジスタ(A)、加数レジスタ(B)の両方のデータを下位ビットから1ビットずつ右へシフトさせ、加算器で加算したデータを和レジスタに、順次入力することにより加算を行う。レジスタのビット数だけのシフトと加算が行われて、演算が終了する。具体的には、次のようにおこなわれる。例えば、10進数の $7+3=10$ の場合、この式を4ビットの2進数で書きなおすと

$$\begin{array}{cccc} 0 & 1 & 1 & + & 0 & 0 & 1 & 1 & = & 1 & 0 & 1 & 0 \end{array} \quad (11)$$

(A)    (B)            (Y) または (S)

となる。加算は(A)(B)の $2^0$ ビットから順次おこなわれ、 $2^3$ で終了するが、その過程を表5を用いて説明しよう。加算器の入力はA,B, $C_i$ の3つで、出力は $C_o$ ,Sの2つである。また $C_o$ は次の $C_i$ に移動する。 $2^0$ ビットを見ると、A,Bとも"1"で、 $C_i$ は"0"なので、Sと $C_o$ はそれぞれ次式のようになる。

$$S=1+1+0=0 \quad (12)$$

$$C_o=1 \quad (13)$$

$2^1$ ビットの加算をおこなうためにレジスタをシフトしたとき、 $C_o$ のデータがメモリに記憶されて、 $C_i$ に出てくる。 $2^1$ ビットの加算では、Sと $C_o$ は、それぞれ次式のようになる。

$$S=1+1+1=1 \quad (14)$$

$$C_o=1 \quad (15)$$

このように、キャリー出力 $C_o$ のデータは次回加算時に、 $C_i$ としてあらわれる。これらの動作を、順次 $2^3$ ビット加算まで繰返しおこなう。

表 5: 加算器動作

レジスタのビット		$2^3$	$2^2$	$2^1$	$2^0$
入力	A (被加数入力)	0	1	1	1
	A (被加数入力)	0	0	1	1
	$C_i$ (キャリー入力)	1	1	1	0
出力	$C_o$ (キャリー出力)	0	1	1	1
	S (和出力)	1	0	1	0

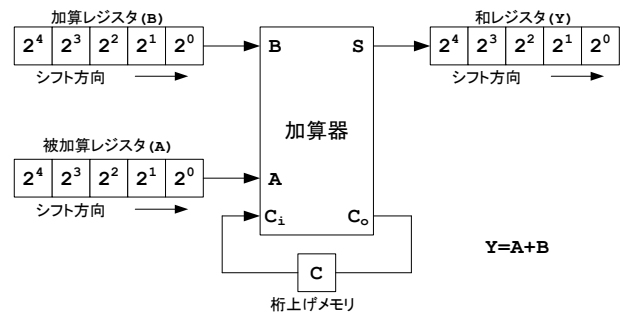


図 13: 直列加算方式

図13方式では、レジスタが3個必要であるが、被加数レジスタの空いたビットに加算機の結果を順番に入れていけば、レジスタは2個ですむ。このように、被加数レジスタと和レジスタを兼ねたレジスタを累算器と言う。

累算器を用いた加算の回路構成を図14に示す。この方式では、累算(連続の加算)が可能になる。例えば、10進数の $1+2+5=8$ の加算をおこなう場合、次のように動作する。

1. 累算器の内容を全ビット、ゼロにする。.....00000
2. 加数レジスタに、10進数1に相当する2進数を設定する。.....00001
3. 加数をおこなう。累算器のデータ.....00001
4. 加数レジスタに、10進数2に相当する2進数を設定する。.....00010
5. 累算器と加数レジスタの加算をおこなう。  
累算器のデータ.....00011
6. 加数レジスタに10進数5に相当する2進数を設定する。.....00101
7. 累算器と加数レジスタの加算をおこなう。  
累算器のデータ.....01000

累算器のデータを10進数に変換すれば、8になる。

5ビットのレジスタによる累算の容量は11111で、10進数の31となるので、この範囲までの累算がおこなえることになる。ただし、本装置では、10進数変換回路が19までの容量しかないので、10進数で見ると19までとなり、2進数のままであれば5ビット(10進数の31)フルに見ることができる。

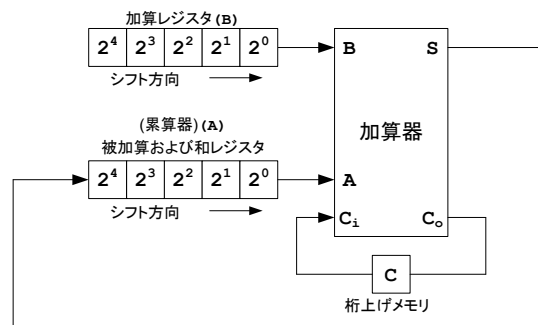


図 14: 累算器を用いた直列加算方式

## 加算の実習

### ■ 結線およびスイッチの設定

1. 電源スイッチを OFF にする .
2. 端子 1 と 2, 4 と 18, 6 と 16, 7 と 17 および 10 と 11 間をリードチップで接続する . (図 13 参照)
3. 「A」累算器のシフト方向スイッチを,  $\Rightarrow$  印方向に設定する .
4. 「B」レジスタの表示器 ON/OFF スwitch を, OFF にする .
5. 「M」レジスタの表示器 ON/OFF スwitch を, OFF にする .
6. 10 進数表示器 ON/OFF スwitch を, 左右の 2 個とも OFF にする .
7. 「A」/「A」切替スイッチを「A」側に設定する .
8. 電源スイッチを ON にし, 以下の操作をおこなう .

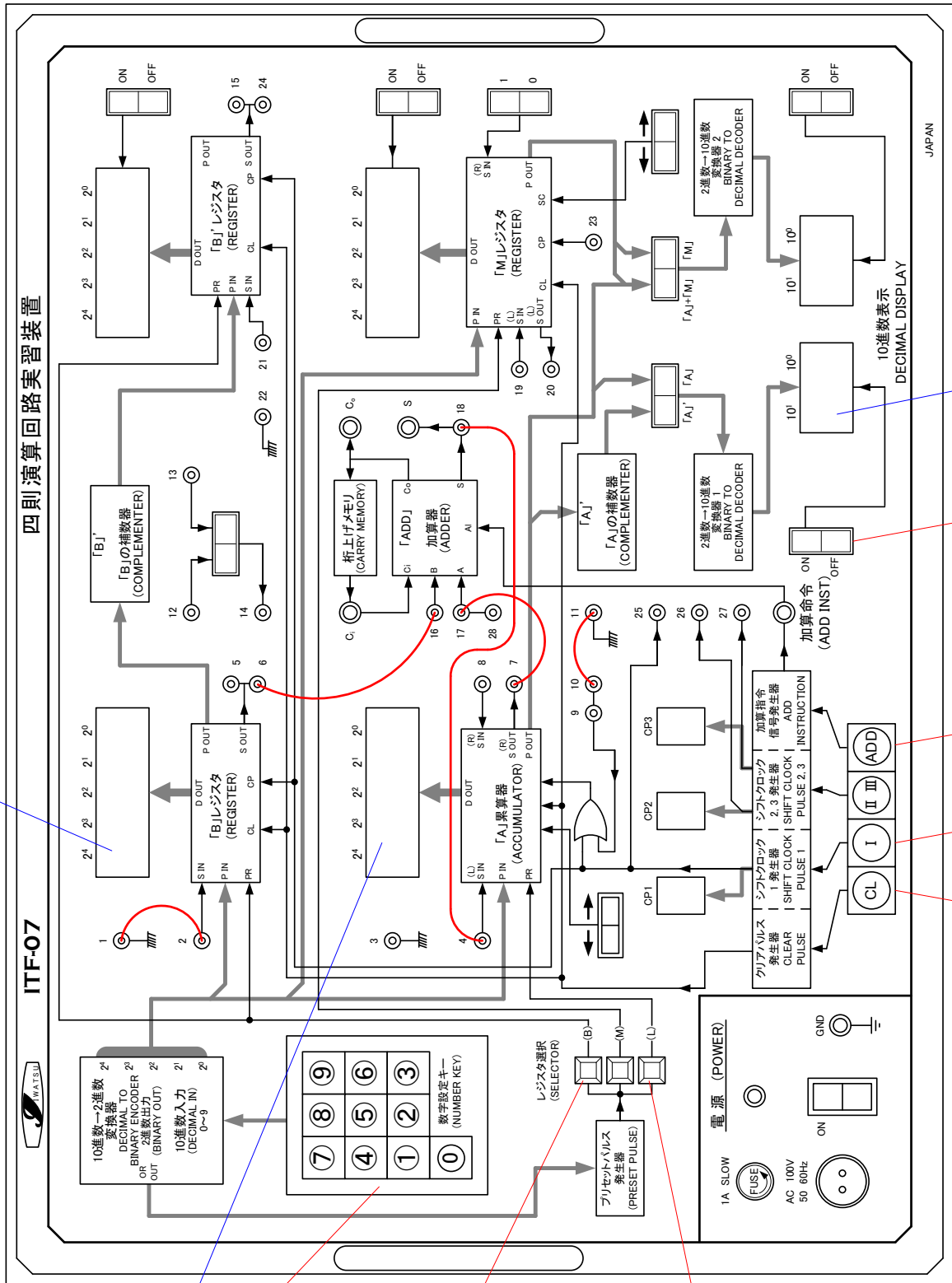
### ■ 操作順序

具体的な数値 (たとえば  $7+5=12$ ) を用いて, 操作順序を説明する . 演算の過程は, 図 16 に示す .

- [1]  $\text{CL}$  をプッシュして, 各レジスタの内容と表示をゼロにする .
- [2] レジスタ選択 (A) をプッシュする .
- [3] 数字設定キーの  $\text{7}$  をプッシュする . 「A」累算器には, 被加数 7 に相当する 2 進数がセットされる .
- [4] レジスタ選択スイッチの (B) をプッシュする .
- [5] 数字設定キーの  $\text{5}$  をプッシュする . 「B」レジスタには, 加数 5 に相当する 2 進数がセットされる .
- [6]  $\text{ADD}$  をプッシュして「A」累算器と「B」レジスタの最下位ビットどうしの加算をおこなう .  $S=0, C_0=1$  となる .
- [7]  $\text{I}$  を 1 回プッシュして「A」累算器と「B」レジスタの内容を, 右へ 1 ビットシフトさせる .  $S=0$  のデータは「A」累算器の最上位ビットに記憶され,  $C_0=1$  のデータは桁上げメモリに記憶されて,  $C_1=1$  となる .
- [8]  $\text{ADD}$  をプッシュして, [6] と同様に加算をおこなう .  $S=0, C_0=1$  となる .
- [9]  $\text{I}$  を 1 回プッシュして, [7] と同様にシフトさせる .  $S=0$  のデータは「A」累算器の最上位ビットに記憶され,  $C_0=1$  のデータは桁上げメモリに記憶されて,  $C_1=1$  となる .
- [10]  $\text{ADD}$  をプッシュして, [6] と同様に加算をおこなう .  $S=1, C_0=1$  となる .
- [11]  $\text{I}$  を 1 回プッシュして, [7] と同様にシフトさせる .  $S=1$  のデータは「A」累算器の最上位ビットに記憶され,  $C_0=1$  のデータは桁上げメモリに記憶されて,  $C_1=1$  となる .
- [12]  $\text{ADD}$  をプッシュして, [6] と同様に加算をおこなう .  $S=1, C_0=0$  となる .
- [13]  $\text{I}$  を 1 回プッシュして, [7] と同様にシフトさせる .  $S=1$  のデータは「A」累算器の最上位ビットに記憶され,  $C_0=0$  のデータは桁上げメモリに記憶されて,  $C_1=0$  となる .
- [14]  $\text{ADD}$  をプッシュして, [6] と同様に加算をおこなう .  $S=0, C_0=0$  となる .
- [15]  $\text{I}$  を 1 回プッシュして, [7] と同様にシフトさせる .  $S=0$  のデータは「A」累算器の最上位ビットに記憶され,  $C_0=0$  のデータは桁上げメモリに記憶されて,  $C_1=0$  となる . 以上の操作で, 5 ビット全部の演算が終了する . 「A」累算器には, 演算結果の和 ( $2^3 + 2^2$ ) が記憶されている .
- [16] [15] の 2 進数データを 10 進数表示するために, 10 進数表示器 ON/OFF スwitch の左側のスitch を ON にすると, "12" と表示される .

### ■ 注意

1. キーをプッシュするときは, 1 個ずつゆっくりプッシュすること . 2 個ずつや, 中途半端な操作は誤作動の原因となる .
2. 累算をおこなう場合は, まず CP1 をリセットする . そのためには, CP1 の表示が "0" になるように,  $\text{II}$  をプッシュする . 同様のことが,  $\text{III III}$  をプッシュすることによってもできる . なお,  $\text{CL}$  をプッシュすると, 全部の設定がリセットされるので注意すること .
3. CP1 をリセットしたのち, 2.2.1 節の "操作順序" の [4] 以降を, 再度操作すること . 累算がおこなわれる .
4. "2.2.1 累算器を用いた加算回路の実習" では, 累算がおこなえるように累算器を使用しているが, 累算器を被加数レジスタとして加算をおこなう場合は, 次のように設定すること .
  - (a) 端子 1 と 2, 3 と 4, 6 と 16, 7 と 17, 10 と 11, 18 と 19 および 23 と 25 をリードチップで接続する .
  - (b) 「A」累算器のシフト方向スイッチを,  $\Rightarrow$  印方向に設定する .
  - (c) 「M」レジスタのシフト方向スイッチを,  $\Rightarrow$  印方向に設定する .
  - (d) 「B」レジスタの表示器 ON/OFF スwitch を OFF にする .
  - (e) 「M」レジスタの表示器 ON/OFF スwitch を ON にする .
  - (f) 10 進数表示器 ON/OFF スwitch を左右の 2 個とも OFF にする .
  - (g) 「A」+「M」/「M」切替スイッチを「M」側に設定する .
  - (h) 2.2.1 節の "操作順序" の [1] ~ [15] をおこなう . ただし, シフトさせたデータが「M」レジスタに入るため, 図 16 の「A」累算器の表示は, 最終的には「M」レジスタにあらわれる .
  - (i) 「M」レジスタの 2 進数データを 10 進数表示するため, 10 進数表示器 ON/OFF スwitch の右側のスitch を ON にする .



“加数”の2進数表示

“加数”および“和”  
の2進数表示

“和”の2進数表示

図 15: 加算の場合の結線と操作順序. [ ] 内の数字は操作順序を表す.

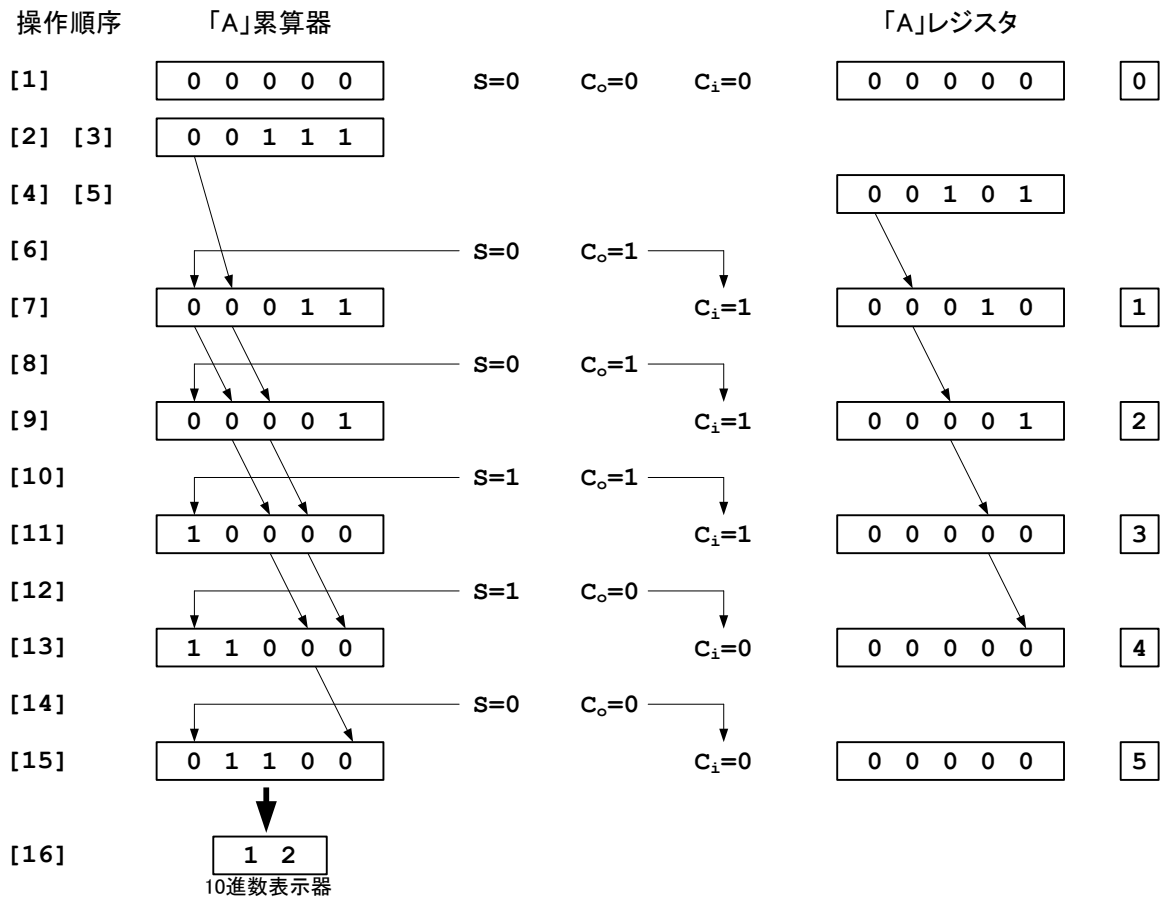


図 16: 加算におけるレジスタや累算器等のビットパターン

## 2.2.2 加算回路と補数器を用いた減算回路の実習

**減算の理論** 減算は、減数の補数と被減数の加算をおこなうことにより実現できる。したがって、加算回路に補数器が付け加えられた回路構成となる。図 17 に減算の基本回路を、図 18 に累算器を用いた減算回路をそれぞれ示す。本装置の補数器は、2 の補数を得るためにまず、入力されたデータを否定回路で反転し、その後、最下位ビットに 1 を加える方法を採用している。

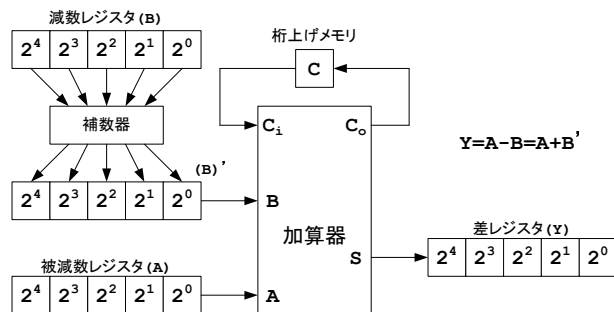


図 17: 減算の基本回路

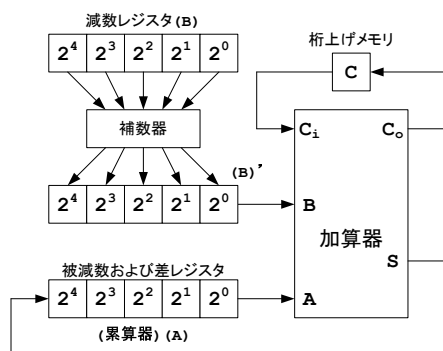


図 18: 累算器を用いた減算方式

減算においては、その結果(差)が負数になることもある。正・負の判別は、最上位ビットが 1 なら負数、0 なら正数になる。その様子を表 6 に示す。ただし、これは”0”～”9”までを 5 ビットの 2 進数で表示した場合で、4 ビットで表示したときは、”0”～”7”までしか判別できない。累算をしない 1 桁の減算の場合、最も大きな負数になるのは 0-9=-9 なので、5 ビット表示が必要である。

累算をおこなう 1 桁の減算の場合、-15 まで負数の判別ができる。表 6 に、”0”～”16”における 5 ビットの正数と負数の 2 進数表示を示す。”16”では正数も負数も同じ表示となり、判別できない。

表 6: 0 ~ 16 における正数と負数の 2 進数表示

10 進 正数	2 進正数					10 進 負数	2 進負数				
	2 <sup>4</sup>	2 <sup>3</sup>	2 <sup>2</sup>	2 <sup>1</sup>	2 <sup>0</sup>		2 <sup>4</sup>	2 <sup>3</sup>	2 <sup>2</sup>	2 <sup>1</sup>	2 <sup>0</sup>
0	0	0	0	0	0	0	0	0	0	0	0
+1	0	0	0	0	1	-1	1	1	1	1	1
+2	0	0	0	1	0	-2	1	1	1	1	0
+3	0	0	0	1	1	-3	1	1	1	0	1
+4	0	0	1	0	0	-4	1	1	1	0	0
+5	0	0	1	0	1	-5	1	1	0	1	1
+6	0	0	1	1	0	-6	1	1	0	1	0
+7	0	0	1	1	1	-7	1	1	0	0	1
+8	0	1	0	0	0	-8	1	1	0	0	0
+9	0	1	0	0	1	-9	1	0	1	1	1
+10	0	1	0	1	0	-10	1	0	1	1	0
+11	0	1	0	1	1	-11	1	0	1	0	1
+12	0	1	1	0	0	-12	1	0	1	0	0
+13	0	1	1	0	1	-13	1	0	0	1	1
+14	0	1	1	1	0	-14	1	0	0	1	0
+15	0	1	1	1	1	-15	1	0	0	0	1
+16	1	0	0	0	0	-16	1	0	0	0	0

### 減算の実習

#### ■ 結線およびスイッチの設定

1. 電源スイッチを OFF にする。
2. 端子 1 と 2,4 と 18,7 と 17,10 と 11,15 と 16 および 21 と 22 をリードチップで接続する。(図 19 参照)
3. 「A」累算器のシフト方向スイッチを、⇒ ⇒ 印方向に設定する。
4. 「B」レジスタの表示器 ON/OFF スwitch を、ON にする。
5. 「M」レジスタの表示器 ON/OFF スwitch を、OFF にする。
6. 10 進数表示器 ON/OFF スwitch を、左右の 2 個とも OFF にする。
7. 「A」/「A'」切替スイッチをいったん「A」側に設定する。これは、演算結果によりどちらかを選ぶためである。演算結果が正数のときは「A」側に、負数のときは「A'」側に設定する。
8. 電源スイッチを ON にし、以下の操作をおこなう。

#### ■ 操作順序

具体的な数値(たとえば 1-9=-8)を用いて、操作順序を説明する。演算の過程は、図 20 を使って、説明する。

- [1] **[C]**を押し、各レジスタの内容と表示をゼロにする。
- [2] レジスタ選択 (A) を押しする。
- [3] 数字設定キーの **[1]**を押しする。「A」累算器には、被減数 1 に相当する 2 進数がセットされる。
- [4] レジスタ選択スイッチの (B) を押しする。
- [5] 数字設定キーの **[9]**を押しする。「B」レジスタには、減数 9 に相当する 2 進数がセットされ、「B'」レジスタには、減数(「B」レジスタ)の補数(補数)がセットされる。



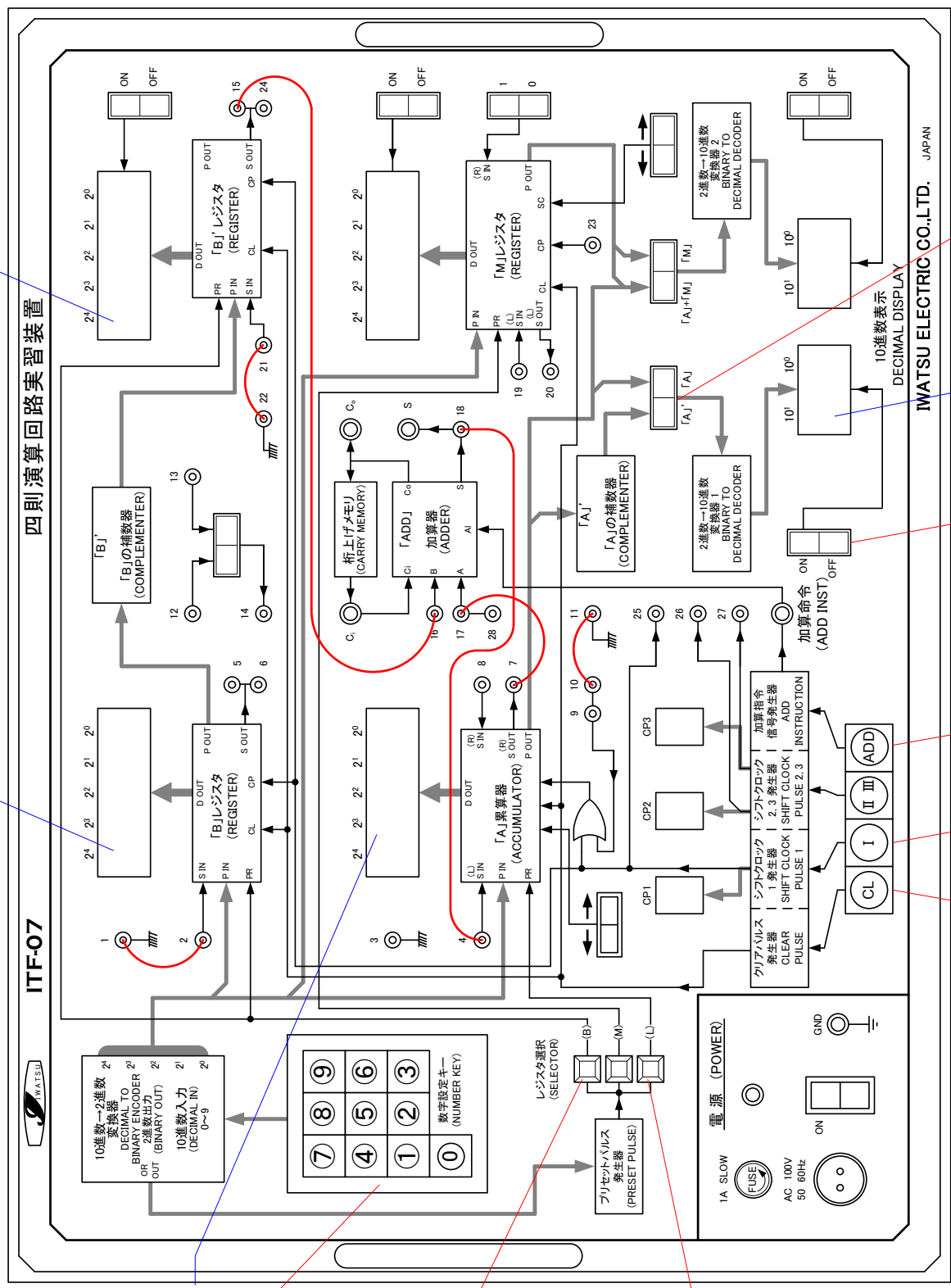
- [6] **ADD**をプッシュして、「A」累算器と「B」レジスタの最下位ビット同士の加算をおこなう。S=0, C<sub>0</sub>=1となる。
- [7] **I**を1回プッシュして、「A」累算器と「B」レジスタの内容を、右へ1ビットシフトさせる。S=0のデータは「A」累算器の最上位ビットに記憶され、C<sub>0</sub>=1のデータは桁上げメモリに記憶されて、C<sub>i</sub>=1となる。(「B」レジスタの内容(減数)も、ともにシフトするが、実際の演算には無関係となり、表示されているだけとなる。)
- [8] **ADD**をプッシュして、[6]と同様に加算をおこなう。S=0, C<sub>0</sub>=1となる。
- [9] **I**を1回プッシュして、[7]と同様にシフトさせる。S=0のデータは「A」累算器の最上位ビットに記憶され、C<sub>0</sub>=1のデータは桁上げメモリに記憶されて、C<sub>0</sub>=1となる。
- [10] **ADD**をプッシュして、[6]と同様に加算をおこなう。S=1, C<sub>0</sub>=1となる。
- [11] **I**を1回プッシュして、[7]と同様にシフトさせる。S=1のデータは「A」累算器の最上位ビットに記憶され、C<sub>0</sub>=1のデータは桁上げメモリに記憶されて、C<sub>i</sub>=1となる。
- [12] **ADD**をプッシュして、[6]と同様に加算をおこなう。S=1, C<sub>0</sub>=1となる。
- [13] **I**を1回プッシュして、[7]と同様にシフトさせる。S=1のデータは「A」累算器の最上位ビットに記憶され、C<sub>0</sub>=0のデータは桁上げメモリに記憶されて、C<sub>i</sub>=0となる。
- [14] **ADD**をプッシュして、[6]と同様に加算をおこなう。S=1, C<sub>0</sub>=0となる。
- [15] **I**を1回プッシュして、[7]と同様にシフトさせる。S=1のデータは「A」累算器の最上位ビットに記憶され、C<sub>0</sub>=0のデータは桁上げメモリに記憶されて、C<sub>i</sub>=0となる。以上の操作で、5ビット全部の演算が終了する。「A」累算器には、演算結果の差が記憶されているが最上位ビットを見ると”1”なので、負数をあらわしている。
- [16] 「A」累算器のデータが負数(最上位ビットが1)のときは、「A」/「A」切替スイッチを「A」側に設定し、正数(最上位ビットが0)のときは「A」側に設定する。
- [17] 「A」累算器の2進数データを10進数表示するために、10進数表示器 ON/OFF スwitchの左側のSwitchをONにすると、”-8”と表示される。

■ 注意

1. 累算をおこなう場合の負数判別は-1から-15までなので、あらかじめその範囲内に入るように数値を設定すること。
2. 累算をおこなう場合は、まずCP1をリセットする。その方法は、CP1の表示が”0”になるように、**I**をプッシュする。また、**I I**をプッシュすることによってもできる。なお、CLをプッシュすると、全部の設定がリセットされるので注意が必要である。
3. CP1をリセットしたのち、減数の実習の”操作順序”の[4]以降を、再度操作すること。累算がおこなわれる。
4. 減算の実習は、図18(累算器を用いた減算回路)を用いるが、図17(減算の基本回路)の方式は「M」レジスタに補数器がないためにできない。

“減数の補数”の2進数表示

“減数”の2進数表示



四則演算回路実習装置

ITF-O7

IWATSU ELECTRIC CO.,LTD. JAPAN

“被減数”および“差”の2進数表示

[3] [5]

[4]

[2]

[1]

[7] [9] [11] [13] [15]

[6] [8] [10] [12] [14]

[17]

[16]

図 19: 減算の場合の結線と操作順序 . [ ] 内の数字は操作順序を表す .

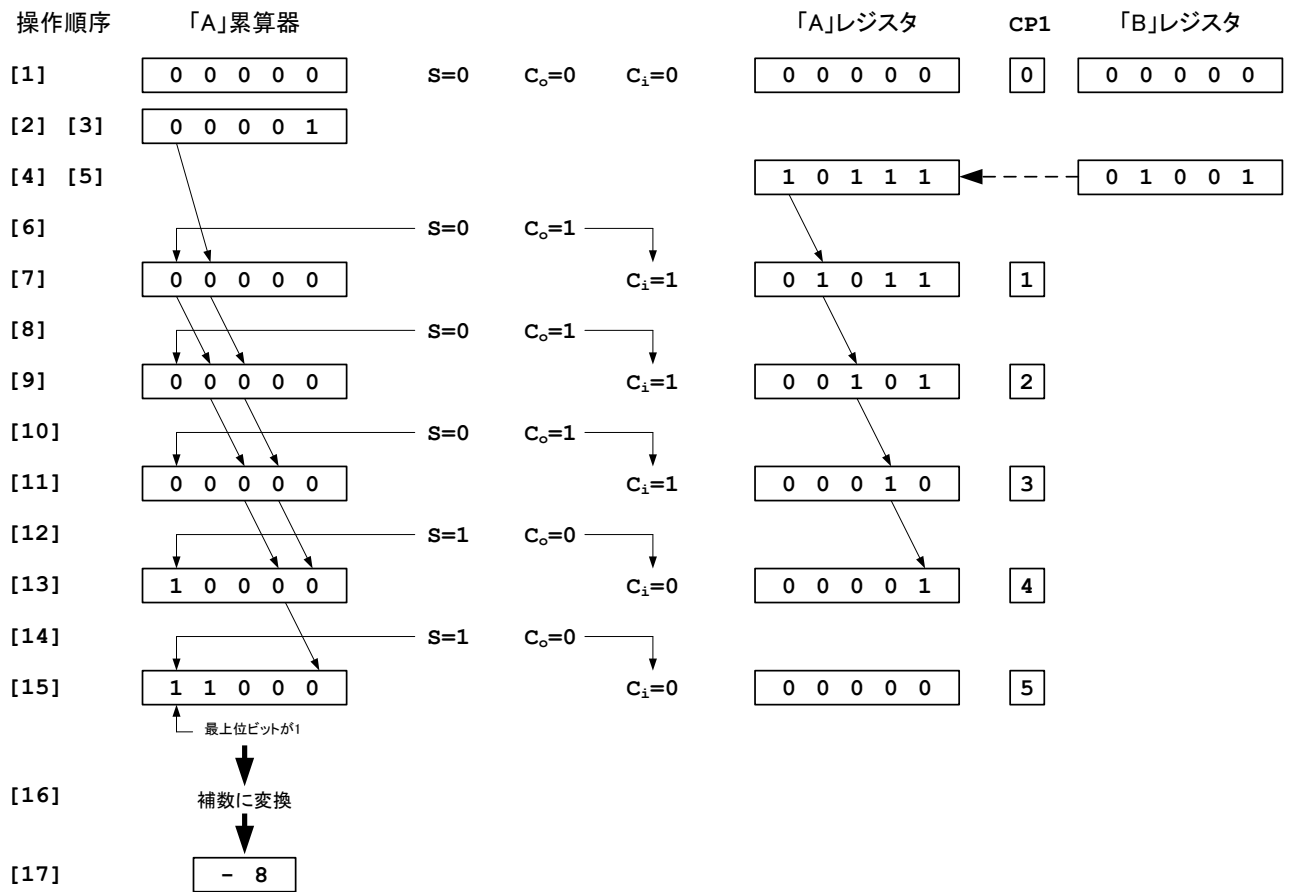


図 20: 減算におけるレジスタや累算器等のビットパターン

### 3 考察課題

1. 並列加算方式について述べよ .
2. 加算器の和 ( $S$  の部分) が排他的論理和であることを示せ .
3. 減算は , 減数の補数と被減数の加算により行われることを示せ .

## 実験テーマ5

# 10進2桁カウンタの製作

## 1 目的

IC(Integrated Circuit:集積回路)やLED(Light-Emitting Diode:発光ダイオード)を用いてカウンタを製作する。それをとおして、フリップフロップの計数原理と順序回路による複数桁計数の原理を学び、LEDの原理をも理解する。

## 2 原理

### 2.1 デジタルICの種類

デジタルICは、基本論理素子(AND,OR,NOT)で記述できる。また、NAND回路やNOR回路から基本論理素子ができることも、すでに学んでいる。デジタルICは、これらの回路の組み合わせによって、種々のLogic(論理)を小さいスペースの中に無接点の形で組み込んだ物である。デジタルICをその構造によって分類すると、次のようになる。

- バイポーラ形(キャリアとして電子と正孔の二つを使う)
  - － 飽和形(オン,オフの状態の変化によって信号を伝える)
    - \* RTL系(Register Transistor Logic)
    - \* DTL系(Diode Transistor Logic)
    - \* TTL系(Transistor Transistor Logic)
  - － 不飽和形(電流または電圧の大小によって信号を伝える)
    - \* CML系(Current Mode Logic)
    - \* CTL系(Complementary Transistor Logic)
- ユニポーラ形(キャリアとして電子と正孔のうち一つを使う)
  - \* MOS系(Metal Oxide Semiconductor)

実験で用いるICは、TTL系のICで、スイッチング速度が速く、現在最も多く使われている。実験では入力パルスの数を計数する機能が要求され、2進1桁の計数(バイナリカウンタ)機能を持つフリップフロップ回路(Flip-Flop:以下FFと略す)から構成されるICが用いられる。FF理論の詳細については、「電子回路」や「情報処理」の授業に譲り、ここでは実験に必要な最小限の論理を述べる。

### 2.2 フリップフロップ

FF回路は順序回路—過去と現時点の両方の情報で出力が決まる論理回路—の代表的な回路で、二つの安定な出力を持つ。過去と現在の入力信号の内容によって、2つのうちどちらかの一方が安定となる一種の記憶回路である。入力端子は一つまたはそれ以上あり、出力は二つある。出力のQとすれば、Qの否定 $\bar{Q}$ となる。

FFには入力制御の仕方によって、1:RS FF(Reset Set FF)、2:JK FF、3:T FF(Trigger FF)、4:D FF(Delayed FF)などがあり、シフトレジスタやカウンタあるいはラッチ回路などの記憶回路に用いられている。実験でつかうIC(10進カウンタ機能を持つ:SN7490)は、1と2のFFで構成されている。次にこのFFについて説明する。

### 2.2.1 RS FF

RS フリップフロップ回路は、図 1 に示すように、S(Set), R(Reset) の二つの入力端子を持ち、この入力によって状態が決まり、その状態を維持する。S に”1”が加えられると Q は”1” となり、R に”1”が加えられると Q は、”0”となる。そして出力の状態が決まった後は、入力を”0”にしても出力は変わらず、そのまま保持される。これが 2 進 1 桁の記憶に相当する。ただし、R,S 入力がともに”1”になると、出力は決まらず不定となる。通常、このような不安定な動作を引き起こす入力は禁止されている。

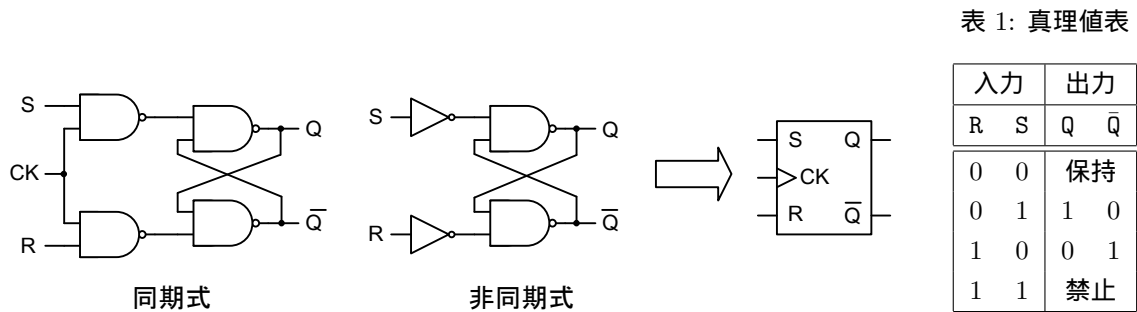


図 1: RS フリップフロップ

### 2.2.2 JK FF

JK フリップフロップは、図 2 に示すような回路で、J,K 入力は RS FF の S,R 入力と同様の働きをし、さらに RS FF で禁止されている入力の組み合わせ ( $R=S=1$ ) に対しても動作し、出力が反転する。ただし、この FF はクロックパルス CK を必要とする。すなわち、J および K 入力に信号が加えられただけでは状態は変わらず、クロックパルス C が入ると J,K 入力によって出力がきまる。

図 3 に JK FF のタイムチャートを示す。

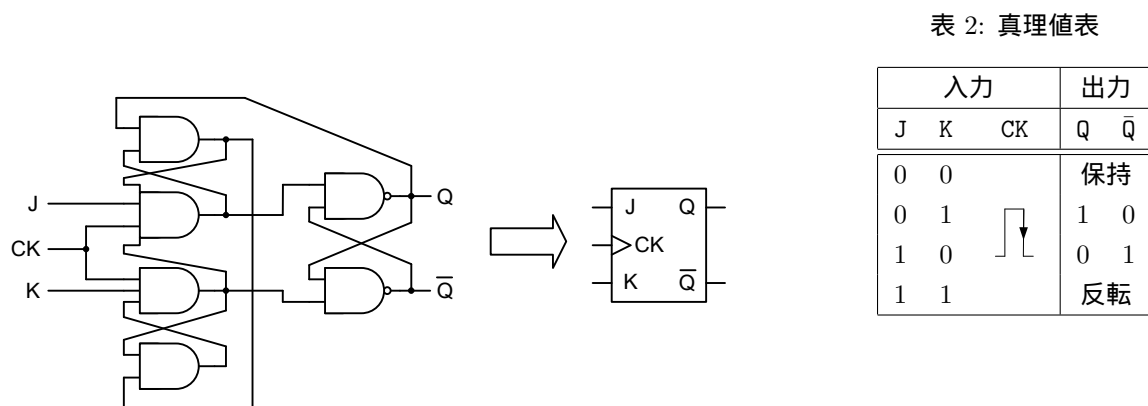


図 2: JK フリップフロップ

注意 JK FF が図 3 のように表現されているときの動作について、注意しておく。

- 端子の印は、この FF が立ち下がりで変化することを表している。

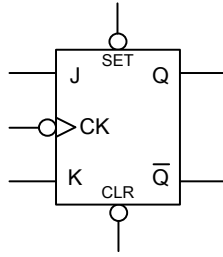


図 3: JK フリップフロップ

- CLR 端子の印は、"0"でリセットされることをあらわしている。
- SET 端子の印は、"0"でリセットされることをあらわしている。

ここで、SET, CLR 入力は、J, K, CK 入力より優先する。すなわち、CLR 入力を"0"にしておくと、J, K, CK に何を入力しても無効となり、Q,  $\bar{Q}$  は"0", "1"に固定されてしまう。SET 入力も同様、"0"にしておくと、Q,  $\bar{Q}$  は"1", "0"に固定されてしまう。したがって、J, K, CK 入力を使用する場合は、S, R 入力は常に"1"にしておく必要がある。

図 4 に JK フリップフロップのタイムチャートを示す。

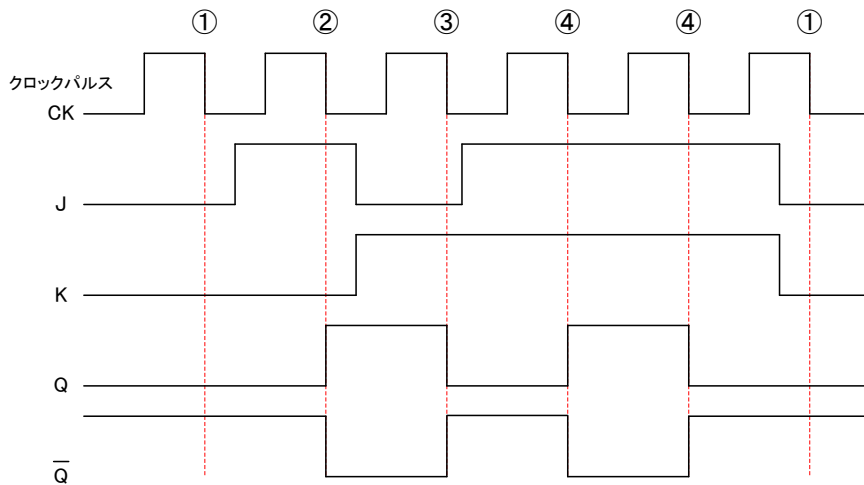


図 4: JK FF のタイムチャート

実験で使用する型名 7490 の IC は図 5 に示すような外観で、その内部は図 6 に示すように 3 個の JK FF と 1 個の RST(トグル RS)FF とから構成されている。図 6 から明らかなように、INPUT 側の第 1 段の JK FF 1 個が 2 進カウンタとして働き、次段以降の FF で 5 進カウンタを構成している。

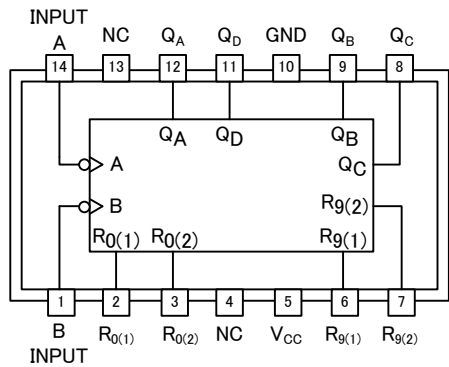


図 5: 7490 型 IC の外観

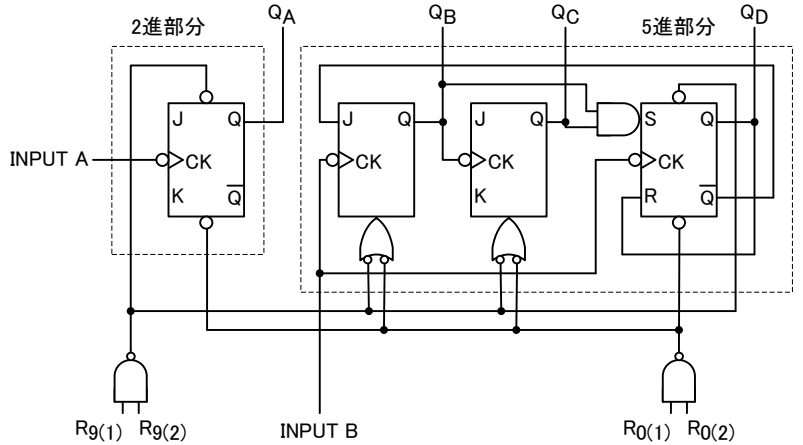


図 6: 7490 型 IC の内部構成

これを 10 進カウンタとして動作させるためには、2 進カウンタの出力  $Q_A$  を 5 進カウンタの初段の FF クロックパルスとして (図 6 の CK 端子は 端子と同じ) 加えればよい。図 5 の外観図によれば、 $Q_A$  端子は 12 ピン、CK 端子は 1 番ピンであるから、この両端子を接続することで 10 進カウンタとして動作させることができる。

次に、検出回路に使用する型名 7447 の IC について述べる。この IC は、7 セグメントの数字表示器を表示するためのドライブ回路と、2 進 (BCD: Binary-coded Decimal) 数を数字表示器の入力信号に変換するためのデコーダ回路から構成されている。図 7 にその外観、図 8 に、数字表示器との接続を示す。

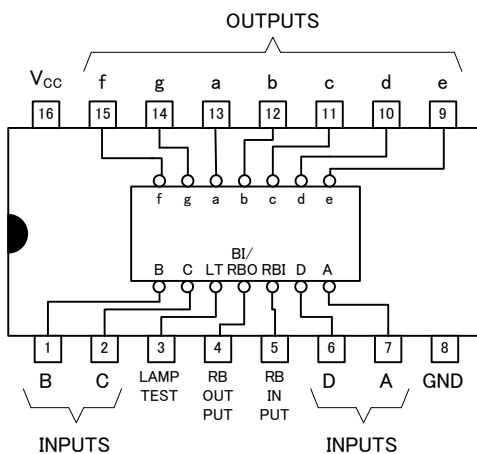


図 7: 7447 型 IC の外観

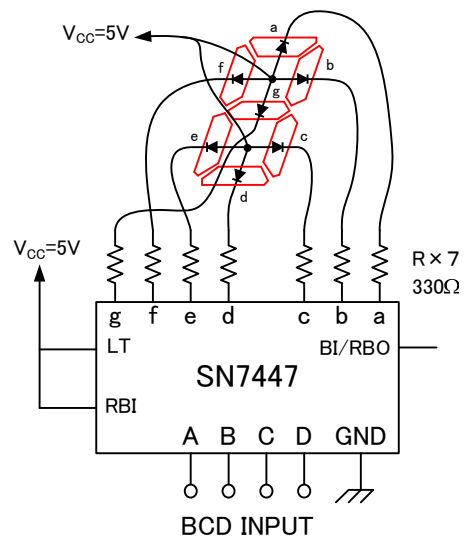


図 8: 7447 型 IC と 7 セグメント表示器

図 8 の接続図の A ~ D に BCD 数を入力すると、a ~ g には BCD 数に対応した信号が表れ、数字表示器を表示する。例えば、A ~ D が "1100" (10 進数で 3) ならば、a, b, c, d, g に電流が流れて "3" と表示する。表示例を図 9 に示す。



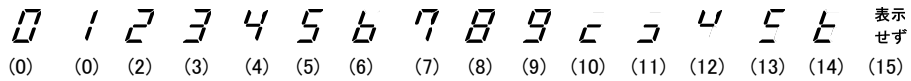


図 9: 7 セグメントの表示

### 3 実験方法

#### 3.1 10進2桁カウンターの製作

図 10 に示す 2 桁のカウンターを製作する。この接続図中の点線より上の部分は別に製作済みである。本実験では点線より下の部分について、基板上に必要な部品を取り付け、ハンダ付けによって配線する。完成後、製作済みの部分と接続し、10 進 2 桁カウンタの動作を確認する。動作が正常でない場合は、誤配線やハンダ付けの不良ということになるので、その部分を直し、再び動作を確認する。この作業を正常な動作が得られるまで繰り返す。

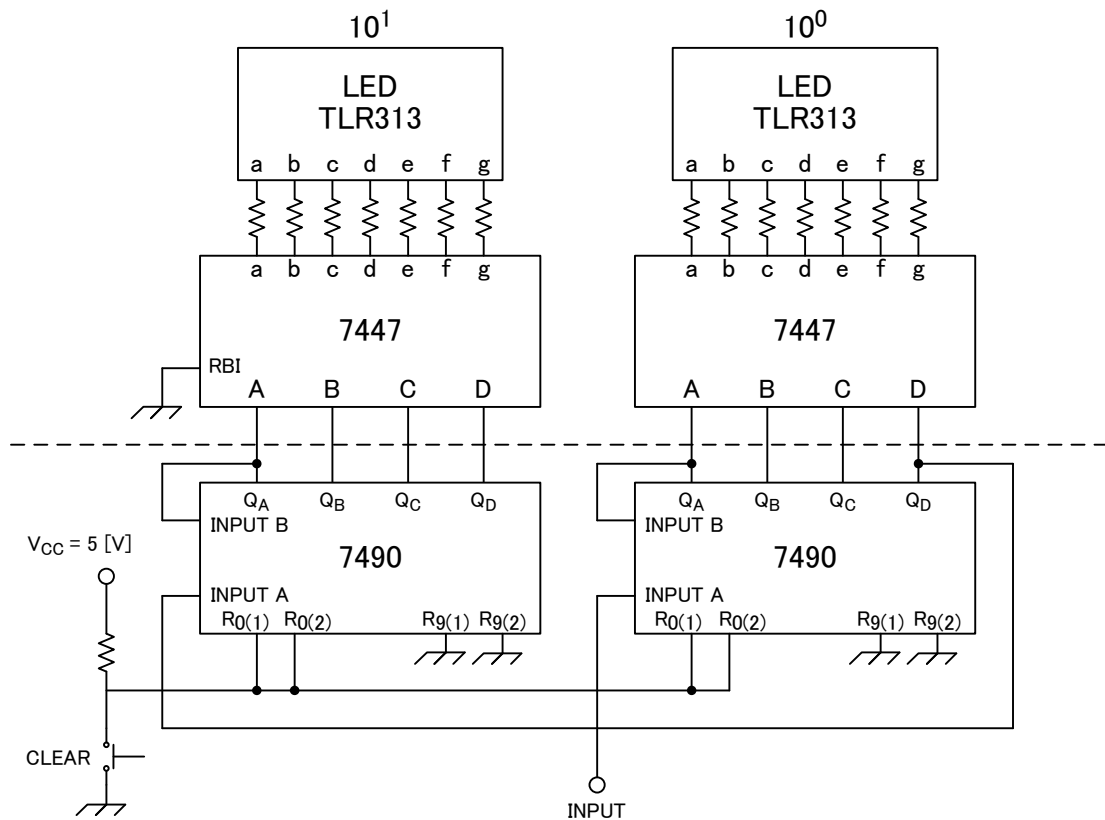


図 10: 10 進 2 桁カウンターの接続図

## 3.2 注意

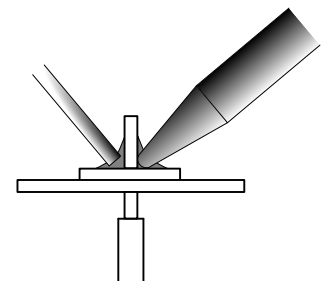
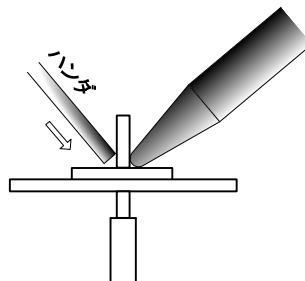
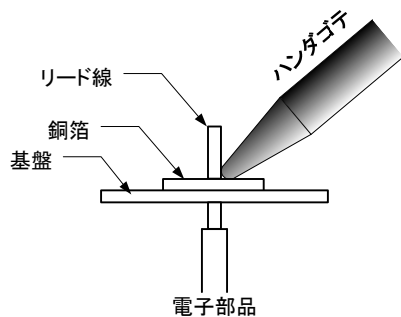
### 3.2.1 ハンダ付けのコツ

ハンダの付け方が悪いと、接触不良を起こしたり、極端な場合には部品が抜けてしまうことがある。以下にハンダ付けのコツを図 11 示す。

① 半田ごてで2~3秒ハンダ付けする部品の根元部分を温める。

② 部品の根元あたりに、ハンダを付けて溶かす。

③ 部品の根元と銅箔面にすーっとハンダが流れて富士山のようなになる。



④ 富士山のようなになったらまずはハンダを離す。

⑤ コテを離したら、軽く息を吹きかけて、ハンダ付け部分をさます。

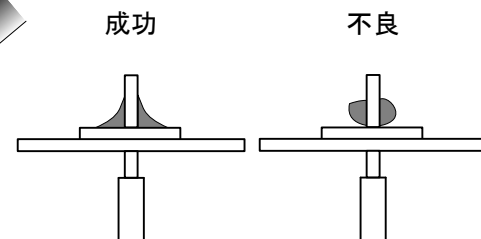
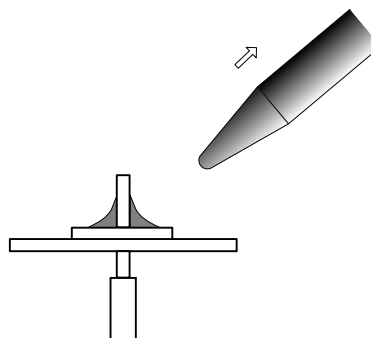
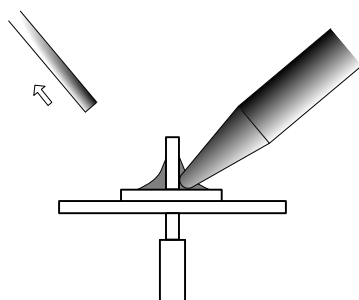


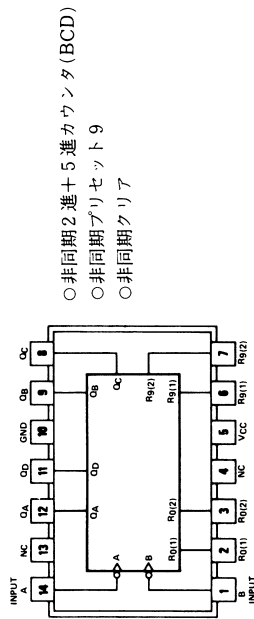
図 11: 上手にハンダ付けする方法

## 4 考察課題

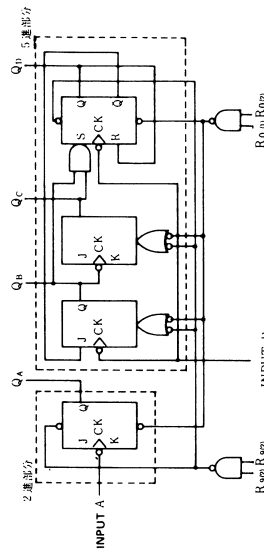
- 組み合わせ回路と順序回路の違いを述べよ。
- できるだけ簡単な並列 8 進カウンタ回路を設計せよ。真理値表の段階から順次設計していく過程も述べること。
- チャタリング現象について述べその防止回路を描け。

Decade Counter

7490



- 非同期2進+5進カウンタ(BCD)
- 非同期プリセット9
- 非同期クリア



入	力		出力				動作	
	R <sub>9</sub>	CK	A	B	QA	QB		QC
			ハリス数					
			Q <sub>B</sub>	Q <sub>D</sub>	Q <sub>A</sub>	Q <sub>C</sub>	Q <sub>D</sub>	カウント
L	L		に付する	に付する	に付する	に付する	に付する	
L	H	X	X	X	X	X	X	プリセット9
L	H	X	X	X	X	X	X	クリア

$R_0 = R_0(1) \cdot R_0(2)$   
 $R_9 = R_9(1) \cdot R_9(2)$

参考品種
74290
74490
74390

項目	大小	入力	IN	出力	OUT	LV	LS	ALS	ALSK	F	AS	AC	ACT	HC	HCU	HCT	BC	BCT	単位
fmax	min	IN, A					32												MHz
fmax	min	IN, B					16												MHz
tw	min	IN, A					15												ns
tw	min	IN, B					30												ns
tw	min	RD, R9					15												ns
trec	min	RD, R9					25 ↓												ns
tpd	max	IN, A		Qa			18												ns
tpd	max	IN, B		Qd			35												ns
tpd	max	RD, R9		Qa~Qd			40												ns
Icc	max	ALL	L	ALL	L		15												mA
I <sub>IH</sub>	max	IN, A	H				40												μA
I <sub>IL</sub>	max	IN, B	L				2.4												μA
I <sub>IH</sub>	max	IN, A	H				80												μA
I <sub>IL</sub>	max	IN, B	L				3.2												μA
I <sub>IH</sub>	max	RD, R9	H				20												μA
I <sub>IL</sub>	max	RD, R9	L				0.4												μA
I <sub>OH</sub>	max			ALL	H		0.4												mA
I <sub>OL</sub>	max			ALL	L		8												mA
					社名	LV	LS	ALS	ALSK	F	AS	AC	ACT	HC	HCU	HCT	BC	BCT	
					日立		DF												
					日電		D												
					日電		DF												
					PHIL														
					RCA														
					SIGNE														
					TI		DF												
					東芝														
					SGS														
					CYPRES														
					IDT														

図 12: 7490 の説明 (1/2)

# Asynchronous counter

○非同期カウンタは、前段のFFの出力をCKに入れます。

(Ripple clock)

例として図1に7490の一部を示します。この場合、 $Q_A$ のドライブ能力は $CK_2$ の分だけ減少するわけですが、 $Q_A$ にかぎり $CK_2$ の分を上らせてあります。つまり、 $Q_A$ に $CK_2$ を接続しないときには10を越えるファンアウトがあるということです。これは90系、290系、196系のすべてに当てはまります。

○7490のように内部で分離しているカウンタを、分周器として使用する場合、図2のように $Q_B$ を入力Aに接続すると、 $Q_A$ のデューティ(1周期に対するHの期間の割合)は50%となります。ただし入力Bは入力Aに比べて遅いので注意。

○非同期カウンタのプリセットは、ラッチ回路(7475等)と同じ動作なので多段に接続するとレーシングを起してしまい、シフトレジスタのような使用法はできません(図3)。シフトしたい場合は図4のように多相にします。

○各動作の優先順位は、クリア、プリセット、クロック、の順になっています。ただし7490、74290、74490についてはプリセット9.クリア、クロックとなります。

○ $t_{su}$ 、 $t_{hold}$ はFFと同じなので7473の項参照  $t_{rec}$ (Count recover time)はロード(データセット)が解除された後、カウンタが可能になるまでの時間。

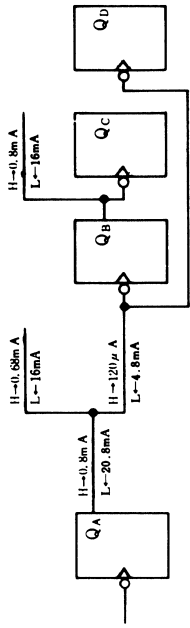


図1 7490のドライブ能力

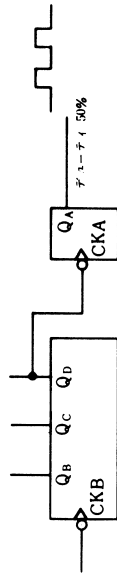


図2

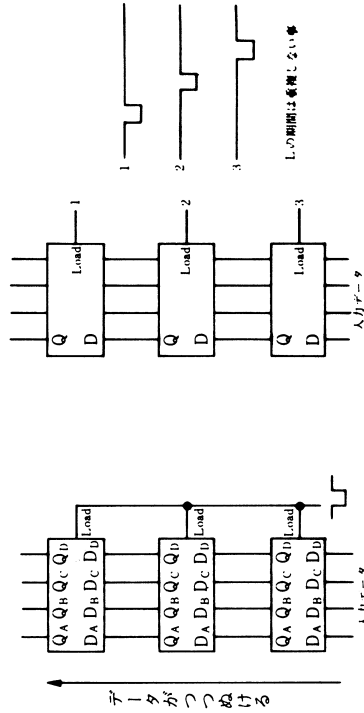


図3

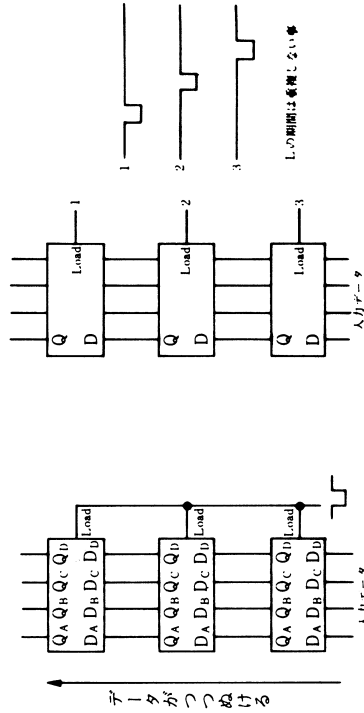
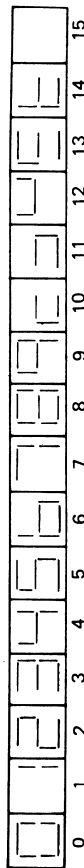
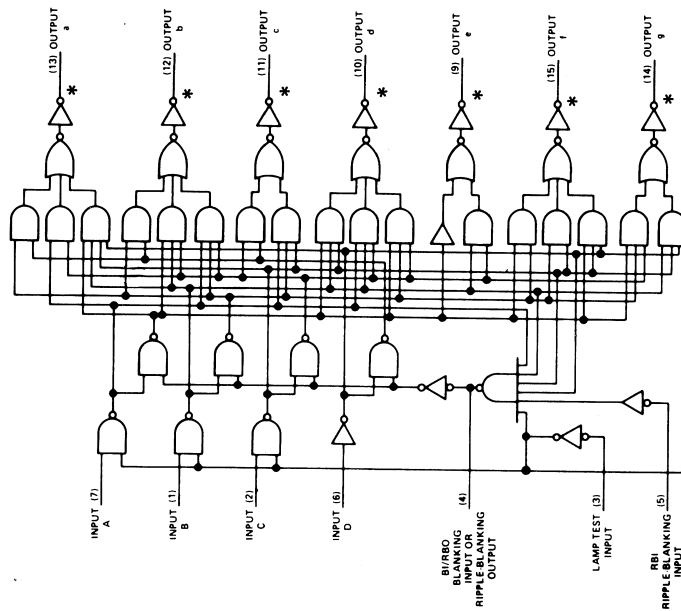
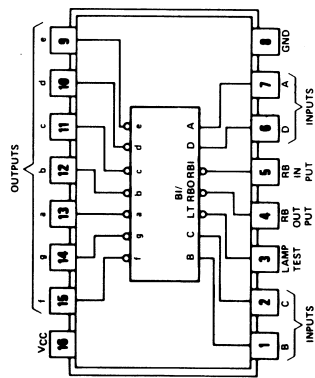
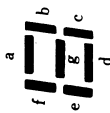


図4

図 13: 7490 の説明 (2/2)



- オープンコレクタ出力
- 7446と7447は出力耐圧が異なるのみ他は同一
- 7446と74246、7447と74247はそれぞれ6および9の字形が異なるのみで他は同一、したがって交換可能
- 使用例は次頁を参照のこと



項目	大小	入力	IN	出力	OUT	LV	LS	ALS	ALSK	F	AS	AC	ACT	HC	HCU	HCT	BC	BCT	単位																												
t <sub>pd</sub>	max					100													ns																												
V <sub>OH</sub>	max		a~g			15													V																												
I <sub>CC</sub>	max		H	ALL	OPEN	13													mA																												
I <sub>IH</sub>	max		BI/RBO	H															μA																												
I <sub>IL</sub>	max		BI/RBO	L		1													μA																												
I <sub>IH</sub>	max		others	H		20													mA																												
I <sub>IL</sub>	max		others	L		0.36													mA																												
I <sub>OH</sub>	max		BI/RBO	H		0.05													mA																												
I <sub>OL</sub>	max		BI/RBO	L		3.2													mA																												
I <sub>OH</sub>	max		a~g	H															mA																												
I <sub>OL</sub>	max		a~g	L		24													mA																												
<table border="1" style="width: 100%; text-align: center;"> <tr> <td>社名</td> <td>日立</td> </tr> <tr> <td>LV</td> <td>DF</td> </tr> <tr> <td>LS</td> <td>D</td> </tr> <tr> <td>ALS</td> <td></td> </tr> <tr> <td>ALSK</td> <td></td> </tr> <tr> <td>F</td> <td></td> </tr> <tr> <td>AS</td> <td></td> </tr> <tr> <td>AC</td> <td></td> </tr> <tr> <td>ACT</td> <td></td> </tr> <tr> <td>HC</td> <td></td> </tr> <tr> <td>HCU</td> <td></td> </tr> <tr> <td>HCT</td> <td></td> </tr> <tr> <td>BC</td> <td></td> </tr> <tr> <td>BCT</td> <td></td> </tr> </table>																				社名	日立	LV	DF	LS	D	ALS		ALSK		F		AS		AC		ACT		HC		HCU		HCT		BC		BCT	
社名	日立																																														
LV	DF																																														
LS	D																																														
ALS																																															
ALSK																																															
F																																															
AS																																															
AC																																															
ACT																																															
HC																																															
HCU																																															
HCT																																															
BC																																															
BCT																																															
<table border="1" style="width: 100%; text-align: center;"> <tr> <td>参考品種</td> <td></td> </tr> <tr> <td>74246</td> <td></td> </tr> <tr> <td>74247</td> <td></td> </tr> </table>																				参考品種		74246		74247																							
参考品種																																															
74246																																															
74247																																															

図 14: 7447 の説明 (1/2)

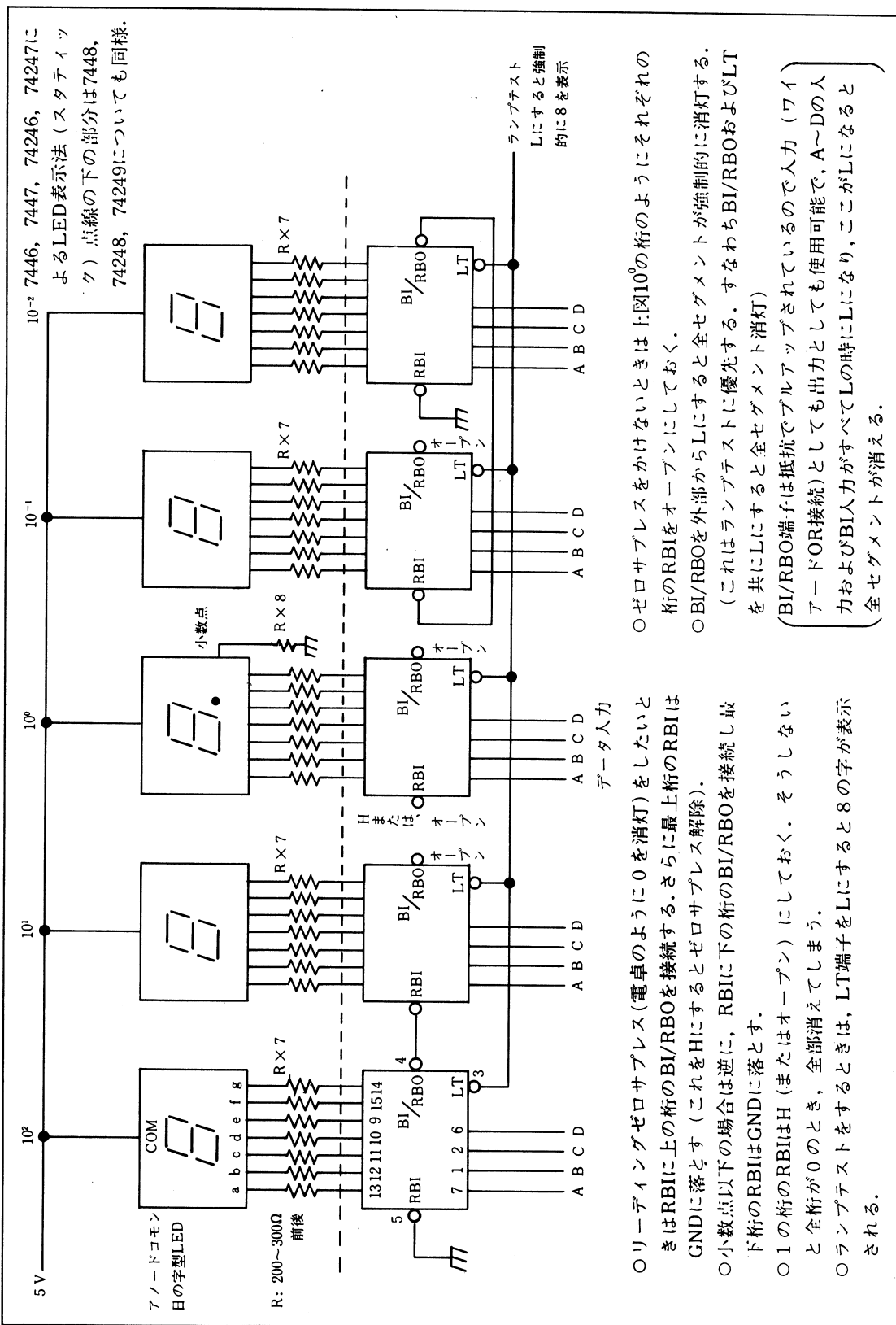


図 15: 7447 の説明 (2/2)

○リレーデイングゼロサプレスを(電卓のように0を消灯)をしたいときはRBIに上の桁のBI/RBOを接続する。さらに最上桁のRBIはGNDに落とす (これをHにするとゼロサプレスを解除)。  
 ○小数点以下の場合には逆に、RBIに下の桁のBI/RBOを接続し最下桁のRBIはGNDに落とす。  
 ○1の桁のRBIはH (またはオープン) にしておく。そうしないと全桁が0のとき、全部消えてしまう。  
 ○ランプテストをするときには、LT端子をLにすると8の字が表示される。

○ゼロサプレスをかけないときは上図10<sup>0</sup>の桁のようにそれぞれの桁のRBIをオープンにしておく。  
 ○BI/RBOを外部からLにすると全セグメントが強制的に消灯する。(これはランプテストに優先する。すなわちBI/RBOおよびLTを共にLにすると全セグメント消灯)  
 (BI/RBO端子は抵抗でプルアップされているので入力 (ワイアーDOR接続) としても出力としても使用可能で、A~Dの入力およびBI入力がすべてLの時にLになり、ここがLになると全セグメントが消える。)